极管 应用手册 基础知识 特性、应用 设计工程师指南



二极管应用手册

基础知识、特性、应用

设计工程师指南



www.nexperia.com

二极管应用手册 基础知识、特性、应用 设计工程师指南

2022年5月

ISBN 978-0-9934854-9-7

版权所有©Nexperia UK (Ltd)

保留所有权利。 未经作者事先书面许可,不得以任何形式或通过 任何方式复制或分发本出版物的任何内容。

编著者

Reza Behtash Sebastian Fahlbusch Surabhi Hiremath Sebastian Klötzer Srikanth Yedehalli Lakshmeesha Burkhard Laue Nima Lotfi Martin Röver Guido Söhrn Burkhard Stasik Olaf Vogt

二极管基础知识		
数据手册参数		
热性能考量		
二极管封装		
可靠性		
二极管应用和用例		
总结		

缩写词

法律信息

前言

欢迎使用Nexperia《二极管应用手册》。与我们其他所有设计工程师指南一样,本 《二极管手册》旨在作为工程师编写的最新的全面实用参考手册,以便工程师分享专 业知识、应用见解和最佳实践,从而帮助设计人员优化其电子电路。

Nexperia和二极管有着共同的历史,可追溯到整个电子产品的商业化进程。当然,二极管是一种基本的电子元件,发明于100多年前。同样,Nexperia的历史可追溯至100多年前,与Mullard、飞利浦、Valvo、Signetics和恩智浦等名字一样享誉行业。如今,Nexperia丰富的产品组合包括二极管、双极性晶体管、ESD保护器件、MOS-FET、GaN FET以及模拟IC和逻辑IC,共计超过15,000种器件。世界上几乎每一种电子设计都会用到Nexperia器件,其产品在效率(如工艺、尺寸、功率及性能)方面获得行业广泛认可。这意味着每天出货量为2.5亿个零件。

尽管二极管发明于上世纪初,但它仍在电子电路中发挥着至关重要的作用。当然,从 华特·肖特基(Walter Schottky)等先驱时代开始,二极管已今非昔比了。最近,碳化硅 等新型材料已经开始出现,这些材料有助于实现环保型电动汽车,同时可满足客户对 此类电动汽车的性能和里程要求。

这本新手册(全称《二极管应用手册-基础知识、特性、应用:设计工程师指南》) 的目的是用作半导体二极管技术词典,用于在工程社区之间分享技术和应用见解。因此,我们诚邀您阅读我们的《二极管应用手册》。您可以先查看目录以便于浏览。

最后,我要感谢Ing. Reza Behtash博士,他为本文做出了重要贡献。

Olaf Vogt

产品应用工程总监 Nexperia

目录

第1章	
引言	

第2章

二极管基础知识

2.1	不同类型的二极管	20
2.2	结构及功能原理	22
2.2.1	恢复整流二极管(P(I)N二极管)	22
2.2.2	平面肖特基二极管	23
2.2.3	Trench肖特基二极管	24
2.2.4	锗化硅(SiGe)二极管	27
2.3	静态行为	29
2.4	动态行为	34
2.4.1	正向恢复	34
2.4.2	反向恢复	35
2.5	不同技术的开关性能基准测试	37
2.5.1	评估参数	37
2.5.2	样品选择	38
2.5.3	温度对开关性能的影响	39
2.5.4	为什么Trench肖特基二极管在开关性能方面更胜一筹	41
2.5.5	斜坡梯度对开关性能的影响	44
2.5.6	关断电流对开关性能的影响	45
2.5.7	反向电压对开关性能的影响	46
2.6	SiC整流二极管	48
2.6.1	引言	48
2.6.2	4H-SiC的材料特性	49
2.6.3	SiC既可实现高品质功率二极管,又可改变高电压二极管的格局	50
2.6.4	可实现最高性能的先进SiC MPS工艺	62
2.7	齐纳二极管	64
2.7.1	引言	64
2.7.2	数据手册中的参数	65
2.7.3	齐纳二极管封装概述	75

第3章 **数据手册参数**

3.1	引言	78
3.2	了解Nexperia数据手册中的参数及其位置	78
3.2.1	快速参考数据	78
3.2.2	引脚分布、订购和标记信息	81
3.2.3	限值	81
3.2.4	热特性	85
3.2.5	电气特性	88
3.2.6	数据手册温度曲线	93
3.2.7	封装尺寸和推荐的回流焊管脚尺寸	96

第4章

热性能考量

4.1	二极管作为热系统 100
4.1.1	热阻的测量 101
4.1.2	热阻的定义
4.1.3	近似值104
4.1.4	夹片粘合封装 105
4.1.5	多芯片器件 107
4.1.6	R _{th(i-c)} 以及Nexperia为何称之为Ψ(j-top)107
4.2	正向偏置的热性能考量109
4.2.1	连续电流
4.2.2	脉冲操作109
4.3	反向偏置的热性能考量111
4.3.1	整流二极管作为热系统 – 热失控 111
4.3.2	反向整流二极管的安全工作区(SOA) 114
4.3.3	技术对整流二极管SOA的影响 115
4.3.4	封装对整流二极管SOA的影响 117
4.4	瞬态效应120
4.4.1	动态热阻抗Z _{th}
4.4.2	Foster和Cauer模型120

第5章 **二极管封装**

5.1	通孔封装	131
5.2	表面贴装器件封装	131
5.2.1	焊线有引脚封装	132
5.2.2	夹片式FlatPower (CFP)封装	133
5.3	无引脚封装	134
5.3.1	基于引脚框架的双侧扁平无引脚封装(DFN)	134
5.3.2	芯片级封装(CSP)	135
5.4	焊接技术	136
5.4.1	波峰焊	136
5.4.2	回流焊	136

第6章

可靠性

6.1	失效概率	141
6.2	可靠性测试和失效模式模式	142
6.3	车规级鉴定	146
6.4	任务条件配置	146
6.5	Nexperia的高稳健性规格	147

第7章

二极管应用和用例

7.1	极性保护二极管	150
7.2	齐纳二极管应用	154
7.3	ORing应用	159
7.4	开关二极管	160
7.5	自举二极管	165
7.6	硬开关DC-DC转换器拓扑概述	170
7.6.1	硬开关拓扑原理	170
7.6.2	CCM、BCM和DCM下的二极管功率损耗	174
7.7	拓扑结构	182
7.7.1	降压转换器	182
7.7.2	升压转换器	183
7.7.3	降压升压转换器	184
7.7.4	反激式转换器	186

^第 8章 总 结 1	189
宿 写词 1	191
	195



半导体二极管的发展史是整个电子器件发展史的基础,虽然二极管很容易被忽视,但 它们从未像现在这样具有相关性或多样性。自20世纪50年代起,Nexperia就从位于 德国汉堡的Valvo/Philips半导体工厂开始积累二极管专业知识。过去的70年 间,Nexperia已经建立了非常广泛的器件产品组合,包括小信号开关和齐纳二极管、 采用现代Trench技术的超高效肖特基二极管和功率整流二极管。

重点介绍几个重要的里程碑:

1964年开始开发具有可变结电容的特殊二极管(所谓的"变容二极管")。

20世纪70年代,著名的SOD68开始生产玻璃二极管。Nexperia仍被誉为封装创新 者,其1969年发明的著名SOT233引脚封装至今仍是全球销量领先的半导体封 装。20世纪80年代和90年代,由于大量消费类产品(如PC、笔记本电脑、电视等) 的出现, "有引脚SMD"的数量大幅增加。2000年初,无引脚封装二极管面世,满 足了移动/智能手机行业的破纪录需求。本手册第5章讨论了最新的封装考虑因素。

在21世纪第一个十年,Nexperia成功构建了ESD二极管产品组合(建议读者阅读 《ESD应用手册》及《ESD汽车版》)。

二极管仍在迅速发展,在最近的十年,也许对某些人来说,已经出现了一些令人惊讶的新产品。比如说,大多数读者对新出现的锗化硅产品有多熟悉(2020年, Nexperia向市场推出了第一批SiGe整流二极管)?另一个示例就是碳化硅。通过参加 贸易展或在网页上快速搜索,您就可以确认SiC在某些应用领域优于硅器件。但是, 实现这种性能提升的材料特性有哪些?设计人员如何才能从新型SiC整流二极管中获 得最大益处?本手册将为您一一解答。

《二极管应用手册》将通过分享从基础知识到设计理念的丰富技术信息使读者受益。

第2章将说明基础知识,同时介绍二极管的类型和特性。第3章将着眼于二极管数据 手册中通常会列出的参数,以及如何解释这些参数信息。第4章专注于热性能考量, 而第5章则重点介绍Nexperia的其中一个关键优势:封装创新,这对可靠性和性能影 响非常大。第6章涉及可靠性,包括车规级认证。最后,应用手册的第7章重点介绍 二极管在电子系统中的几种基本功能(包括极性保护和感性负载的续流功能)。这些 子电路见解有助于解决电子设计中的实际挑战。

1

引리

Ш

πD

我们在前面将电动汽车作为一个明显的应用示例,新型二极管技术在此应用中发挥着 至关重要的赋能作用:实际上,二极管在几乎所有电子系统中都发挥着至关重要的作 用。二极管可用于数据中心、5G、机器人、物联网系统、"智能"设施(家庭/办公 室/工厂/城市)、医疗设备、消费类电子产品(如移动电话)以及高可靠性的任务关 键型太空探索。

效率是我们这个时代人的口头禅,这可能是出于尺寸、功耗、性能或成本原因,也可 能是出于以上四种原因。选择正确的器件可优化最终设计;而选择不慎将对最终设计 产生不利影响。本文将会说明,作为一种最基本的电子构件,二极管不仅仅是可以在 最后一刻考虑的不起眼的分立器件。

对于希望获得更多有关基础知识和应用见解的工程师,《二极管应用手册》可满足他 们的需求。本手册对工程方面和技术挑战方面的关注可提供一些至关重要的背景信 息,从而使工程师能够优化设计,以确保实现最优产品性能。但本手册绝不会仅仅停 留在学术层面上,它详细介绍了实际问题的实用型解决方案,同时给出了适用电路和 公式。第7章"二极管应用和用例"特别强调了极性保护、ORing、硬开关、电源设 计等问题。

本参考手册集合了一些业内备受尊敬的专家的知识。这些人每天都在处理工程师们面 临的各种问题,他们清楚哪些是常见问题,也很高兴能够广泛而自由地分享自己的研 究和经验。希望本手册对您有用。

Nexperia会不断更新产品信息和应用笔记。如欲阅读我们的其他手册,请访问我们 Nexperia百科全书手册系列*www.nexperia.com/design-engineers-guides*:

- MOSFET和GaN FET应用手册
- LOGIC应用手册
- ESD应用手册
- ESD应用手册: 汽车版



2.1 不同类型的二极管



图1 | 肖特基二极管(左)和PN二极管的层结构示意图。



图2 | 基于最大反向电压的分立二极管的不同技术概览。

2

理想的二极管通常具有低正向压降、高反向截止电压、零漏电流和低寄生电容,从而 帮助实现高开关速度。考虑正向压降时,导致整体压降VF的因素主要有两个(如图1 所示):结点处的压降(恢复整流二极管和齐纳二极管为p-n结,肖特基整流二极管 为金属-半导体结); 以及漂移区的压降。p-n结的正向压降在本质上由内置电压决 定,因而主要由所选半导体及其掺杂质决定。另一方面,肖特基势垒整流二极管中金 属-半导体界面的正向压降可通过选择肖特基金属来修改,而肖特基势垒就是半导体 的金属功函数和电子亲合能之差。通过使用具有低金属功函数的肖特基金属,可最大 限度减少金属半导体界面的压降。但是,结点处的正向压降和肖特基整流二极管的漏 电流之间存在权衡关系,因为漏电流的级别也由肖特基势垒和金属半导体界面的电场 决定。除了该权衡,为实现高反向截止电压,当漂移区的厚度增加时,结点处低压降 的优势可能会消失。因此,肖特基整流二极管的反向截止电压历来限于200V以下。 这些考量因素就形成了基于最大反向电压的分立二极管的应用技术概览,如图2所 示。如前所述,使用肖特基二极管时的最大反向电压通常约为200V;当反向电压超 过200V时,肖特基二极管就会失去其固有的优势。此时,使用恢复整流二极管。我 们对不同开关速度的恢复整流二极管进行了区分。这种分类可参见关于动态行为的章 节(2.4)描述。碳化硅(SiC)二极管的工作范围从650V开始。由于SiC的宽带隙,其工作 范围可扩展至1700V以上。图2还显示了一项新技术,称为锗化硅(SiGe)。SiGe二极管 的最大反向电压在100-200V之间,安装在肖特基二极管和恢复整流二极管之间的界 面附近。

本章将讨论二极管的各种类型,以及有关其内部结构、静态行为和动态行为的技术。

2.2 结构及功能原理

2.2.1 恢复整流二极管(P(I)N二极管)

恢复整流二极管基于器件结构中的经典p-n结。n-掺杂漂移层为生长在n+基片上的外延层,n+基片用作为垂直器件的阴极。二极管的阳极可通过在外延层中注入和扩散p 掺杂剂的方式实现。p扩散步骤决定了p阱的分布,因此对二极管的击穿电压至关重 要。恢复整流二极管的最大反向电压从200V左右开始,可增加至大约1700V。反向 电压范围高端的二极管由p-i-n结而非p-n界面组成,因为p和n区域之间几乎无掺杂的 层允许耗尽层在器件反向偏置时进一步扩展。顶部金属化层用于形成与二极管阳极的 欧姆接触。

图3中的扫描电子显微镜(SEM)图像为恢复整流二极管的截面图。为了凸显不同的掺杂区域,样品已使用特殊的蚀刻剂进行了处理,使掺杂接合部位清晰可见。在本图中,人们可以非常清楚地看到活动区域边沿处p阱的形状。该形状决定了二极管反向偏置时,p-n结耗尽区的轮廓,并且与场板一起形成了该器件的端接区域。活动单元的适当边沿端接至关重要,以避免该区域的电场拥挤,从而可能导致过早击穿以及漏电流增加。图4为简化示意图,显示了耗尽区的轮廓以及由此产生的活动单元边沿处的电场拥挤情况。稍后将说明端接设计也会影响器件的动态行为。我们通常会使用金或铂来特意污染恢复整流二极管的外延层。硅层中的Au和Pt原子可充当电荷载流子的收集器,并可缩短少数载流子的寿命。这种所谓的"寿命终止"会对器件的动态行为产生巨大影响,我们将在2.4节中进行讨论。

二极管基础知识



图3 | 恢复整流二极管 横截面的SEM图。为修 饰不同的掺杂区,已刻 蚀样品。



图4 | 活动单元边沿处所谓的"电场拥挤"导致过早击穿和漏电流增加。 适当的边沿端接可防止活动单元边沿处的电场浓度增加。

2.2.2 平面肖特基二极管

肖特基二极管以发明者德国物理学家华特·汉斯·肖特基命名,实质上由金属-半导体界 面组成。得益于较低的正向压降和较高的开关速度,肖特基二极管广泛用于多种应 用,例如在功率转换电路中作为升压和降压二极管。当然,肖特基二极管的电气性能 主要受到正向压降、漏电流和反向截止电压之间的物理权衡的影响。选用的肖特基金 属是实现正向压降和漏电流之间权衡的最重要考量因素。肖特基金属的金属功函数越 高,势垒高度就越高,因此,正向压降越高,肖特基二极管的漏电流就越低(反之亦 然)。另一方面,肖特基二极管的击穿电压主要由所选择的外延层厚度和掺杂决定。



图5 | 平面肖特基二极管 横截面的SEM图。为凸显 不同的掺杂区,已刻蚀样 品。由保护环和场板组 成的端接清晰可见。

图5显示了平面肖特基二极管的截面图。为标明器件中的不同掺杂区,已刻蚀样品。 刻蚀还凸显了平面肖特基二极管的边沿端接理念。所谓的"保护环"由活动区域边沿 处氧化物开口下方的p掺杂区组成。保护环会对肖特基二极管的漏电流产生巨大影 响,因为它可以防止活动区域边沿处出现电场拥挤现象,如上文讨论以及如图4所 示。但保护环最终也是活动区域边沿处的一个pn结,与实际的金属-半导体结平行。 当二极管正向偏置较高的正向电压(高到足以接通该pn二极管)时,保护环就会对 肖特基二极管的正向电流产生影响,从而增强器件的电流能力。此外,它也会对肖特 基的开关行为产生负面影响,稍后将在2.4节"动态行为"中讨论。

2.2.3 Trench肖特基二极管

众所周知的一维硅限制描述了可实现击穿电压与硅层(夹在两个电极之间)特定导通 电阻之间的常见权衡取舍。通过使半导体层中呈现平面电场分布,我们可以克服一维 硅限制,同时降低给定击穿电压的特定导通电阻。理想情况下,沿漂移层的电场保持 恒定,不会出现超过给定半导体中临界电场的峰值。在商业产品中,平面电场分布基 本上有两个概念:超结和沟道。Trench肖特基整流二极管背后的概念被称 为"RESURF"(降低表面电场(reduced surface field))。RESURF效应如图6所示。 在平面肖特基整流二极管中,等势线集中在上电极附近,导致表面附近的电场较高。 因此,随着反向电压增加,漏电流显著增加,并且当表面附近的电场超出临界值时, 会发生早期击穿现象。



图6 | 平面肖特基整流二极管(左)和反方向Trench肖特基整流二极管(右)中的等势线。 顶部金属层代表阳极,底部金属层则为阴极。

通过将沟道蚀刻到硅并在其中填满多晶硅(通过薄介质以电子方式与漂移区分 离),Trench充当半导体中的场板,在反方向上耗尽漂移区,沿漂移区呈现平面电 场分布。因此,最大电场将出现在沟道底部的介电层中,而不是在外延层的表面。沟 道概念使器件设计人员能够更自由地设计器件,并根据其中一个参数来优化器件。因 此,针对给定的外延层厚度、掺杂和肖特基金属,我们可以使用沟道来减少肖特基二 极管的漏电流。图7中说明了这一点,该图比较了平面肖特基二极管与具有相同外延 结构(掺杂和厚度)以及相同肖特基金属和芯片尺寸的Trench肖特基二极管的反向 特性。



图7 | 平面肖特基二极管与具有相同外延厚度和掺杂以及相同肖特基金属和芯片尺寸的Trench肖特基二 极管之反向特性比较。



图8 | Trench肖特基二 极管横截面的SEM图。 图中突出显示了边沿端 接区域,该区域由电场 覆盖住的较宽沟道组 成。因此,没有保护 环,也就没有pn结(平 面肖特基整流二极管也 如此)。

然而,通过提高外延层的掺杂浓度,而不是降低器件的漏电流水平,我们也可以使用 Trench技术来提高肖特基二极管的正向压降V_f。这对缩小芯片尺寸也很有用,可以将 二极管封装在较小封装内。

Trench肖特基整流二极管的截面图如图8所示。除了沟道外,其与平面肖特基整流二极管设计的一个明显区别在于端接理念,其端接由较宽沟道组成。场板覆盖该沟道直 至其中心位置。因此,器件中没有保护环,也就没有pn结,至少对于最大反向电压 约达100V的Trench肖特基二极管来说是这样。我们将在2.5.4节中讨论此端接理念对 Trench肖特基二极管开关行为的影响。

2.2.4 锗化硅(SiGe)二极管

锗化硅(SiGe)是一种自20世纪90年代以来作为异质结双极晶体管基材而闻名的化合物 半导体。在过去几年,Nexperia已将此项技术用于二极管。2020年初,Nexperia推 出了市场上首款SiGe整流二极管。

当考虑到性能时,可以将SiGe二极管理解为介于肖特基和恢复整流二极管(PN二极 管)之间的一项混合技术。它兼具肖特基整流二极管的高效、PN二极管的低反向漏 电流(从低正向压降方面看)和热稳定性。

为了更好地理解V_F和I_R之间的良好权衡,图9显示了SiGe二极管的结构。器件的外延 层生长在标准n+硅衬底上。因此,可使用传统的工具和工艺进行大规模生产。n-漂移 层的顶部是一层非常薄且高度p掺杂的锗化硅层。准确形成SiGe界面是我们需要克服 的一个障碍,因为硅与锗之间的晶格失配超过了4%。为防止界面出现失配位错,调 查研究表明,如果锗含量较低,且SiGe层比较薄,则有可能形成可靠的 结。[Ashburn, Peter (2003): SiGe异质结双极晶体管,英国南安普敦大学: John Wiley & Sons, Ltd]。二极管的阴极由可形成欧姆接触的背面金属化组成,与其他类型 的二极管一样。

较薄的SiGe层会导致较大梯度的电子浓度,如图9所示。除了与Si相比,SiGe的本征 载流子浓度更高之外(更小的带隙导致 $n_{isic}^2 >> n_{isi}^2$),这还会导致结构中的电流存在 显著扩散分量:J=q×D_n× $\frac{\partial n}{\partial x}$ 。这意味着,在给定的正向压降条件下,与纯p-n结相 比,使用这种结构可实现更高的电流密度。同样,如果Vf更低,则在给定的电流密度 条件下,此层中存储的电荷更少。这也会导致SiGe二极管开关行为较之于恢复整流二 极管的改善,如2.5节中所述。





图9 | SiGe二极管的结构以及沿结构分布的电子浓度简图。超薄且高度p掺杂的锗化硅层与SiGe的 较高本征载流子浓度(由于其较窄的带隙导致n_i²_{SiGe}»n_i²_{Si})会导致结构中存在显著的扩散电流: $J=q \times D_n \times \frac{\partial_t}{\partial_t}$ 。

2.3 静态行为

二极管的静态行为由数据手册中其正向和反向电流/电压(IV)特性描述。比如,肖特基 二极管PMEG045V150EPD的IV特性如图10中所示。正向特性和反向特性表现出较强 的温度依赖性。温度越高,正向压降越低,二极管反向漏电流越高。所有二极管技术 均如此,无论是由金属半导体结(肖特基二极管)还是pn结(恢复整流二极管)控 制。在正向,正向电流对正向电压的指数依赖性在对数尺度上呈现线性。一般来说, 对于温度对V_F的影响,可以假设电压漂移约为-1.7mV/K(恢复整流二极管约为 -2mV/K)。在电流较高的情况下,外延层的压降影响会提高,并且会限制器件的电 流能力。这就会导致在此区域中观察到的结果,即几乎所有温度的曲线最终都会汇聚 到一起。在反向(图10中的右图),温度对反向漏电流的影响也呈指数级。当然, 这里的指数级温度依赖性不仅仅局限于肖特基器件;也适用于恢复整流二极管。值得 一提的是,不同的二极管技术都有一个共同点,即这些器件的击穿机制由雪崩击穿 主导。



图10 | PMEG045V150EPD的IV特性。左:正向特性,右:反向特性。请注意:所有点都是在脉冲模 式下测量,不包括器件的所有自热点。

与隧道击穿不同,雪崩效应引起的击穿电压会随着温度上升而增加,因为电子的散射 速率会随着温度上升而增加,同时会减少电荷载流子能量,从而减少雪崩效应。

现在,我们来比较一下不同二极管技术的静态行为。由于二极管的正向和反向电流会随着芯片尺寸变化(严格地讲,会随着活动区域的大小变化),所以需要实现电流与芯片尺寸的标准化,以公平地比较不同技术。由于不同的二极管技术设计用于不同的电压范围,所以需要选择一个合理适用于所有技术的电压范围。为此,图11显示了100V电压范围内使用的几种二极管的正向电流密度。所调查研究的二极管技术有:120V锗化硅、平面肖特基整流二极管(势垒高度为805meV)、平面肖特基整流二极管(势垒高度为665meV)、200V超快恢复整流二极管(不提供200V以下的超快恢复整流二极管)以及100V Trench肖特基整流二极管(势垒高度为750meV)。此图中,正向电流已与器件的活动区域实现了标准化。对于Trench肖特基器件,这意味着电流与所有mesa区域的总和实现了标准化。

正如预期的那样,在给定电流密度下,超快恢复整流二极管的正向压降V_f最高。原因显而易见:在大量电流开始流动之前,需要先均衡pn结上的内置电压。得益于超快恢复整流二极管的双极性,这些器件在高电流密度下均表现出独特的载流能力。

图11显示了2.2.4节中描述的锗化硅技术的优势,与超快恢复整流二极管相比,SiGe 二极管在给定正向电压下表现出更大的电流密度。所以说,如果芯片尺寸受限于特定 的封装类型(从而受限于此封装中的最大芯片尺寸),那么为了从给定封装中获得更 多电流,使用SiGe芯片比恢复二极管更有利。

现在,我们来看看图11中的单极器件。肖特基二极管中的正向电流通过热离子发射 传输。多数载流子必须克服势垒高度才能传输电流。因此,在给定电流密度下,势垒 高度越高,所需正向电压就越高。因此,在所研究的肖特基二极管中,势垒高度为 805meV的平面肖特基整流二极管表现出最高的正向压降。在较低的电流密度下,势 垒高度为665meV的平面肖特基整流二极管具有较低的正向压降,但其曲线很快就会 变平。这是因为这个具有如此低势垒高度的100V器件具有较厚的漂移层,而实现所 需击穿电压和控制反向漏电流都需要这种厚漂移层。在较高的电流密度下,这个厚漂 移层会导致该层出现显著的压降,从而限制二极管的电流传输能力。这已经在2.1节 中进行了描述,其中详细说明了为什么肖特基二极管的反向截止电压限制在150-200V电压范围内。否则,为实现更高反向电压,需要非常高的势垒,而这反过来又 会增加正向压降,并降低电流能力。



图11 | 室温条件下,不同100V技术的脉冲正向电流密度(正向电流与活动区域实现了标准化)。

2.2.3节描述了由于RESUR效应,Trench肖特基整流二极管的漂移层掺杂水平明显高 于平面肖特基整流二极管,且不会受到击穿电压或漏电流的影响。如图11中所示。 在较低的电流密度下,势垒高度为750meV的Trench肖特基整流二极管具有比势垒高 度为665meV的平面肖特基整流二极管更高的正向压降。但是,当正向电压增加时, 曲线并未变平,就像平面肖特基整流二极管的情况一样。这是因为漂移层的掺杂更 高,从而导致跨漂移层的压降显著减小。低欧姆漂移层则展示出另一种现象,即所谓 的"空穴注入"。肖特基金属中存在费米能级以上的空穴,可从金属注入半导体中

(相当于半导体中的价带电子获得足够热能离开硅,然后进入金属中其中一个高于费 米能级的空态,同时在价带中留下一个空穴)。这些进入半导体的空穴势垒高度并不 高,仅为硅的带隙能量与电子势垒高度之差。反过来,这意味着所选肖特基金属的金 属功函数越高,空穴注入就越高("低漏电流"的肖特基金属具有更高的空穴注 入)。

在平衡或低正向电压偏置期间,注入的空穴会被"俘获"在价带下面的势阱中。但如 果肖特基二极管在较强的正向偏置下,空穴就会离开势阱,并影响器件中的电流。令 人惊讶的是,单极肖特基二极管在较强的正向偏置下还可以使用双极器件,尤其是势 垒较高的类型。图11中的Trench肖特基整流二极管(正向偏置约为700mV)就表明 了这一点。势垒高度为805meV的平面肖特基二极管在正向偏置约为750mV时也可以 观察到整个注入过程,由于使该器件处于较强的正向偏置需要更高的正向电压,因此 该注入过程不那么明显。

图11中的正向特性都是在室温条件下测得的。在较高温度下,曲线当然会出现偏移,但顺序和所讨论的趋势仍将保持不变。

现在,我们来看看在正向偏置中讨论过的器件的反向特性。同样,对于不同技术的反向特性比较,应该实现其反向电流与芯片活动区域的标准化。但是,所有温度和所有电压下的漏电流密度图(针对所有技术)很快就会变得非常混乱。为此,我们专注于固定电压,并将讨论在固定电压下,漏电流密度在温度范围内的变化。为比较不同100V技术的反向特性,我们选用了-60V的反向偏置电压。-60V足够高,能够反映二极管的阻断能力,同时也足够低,不受器件的初期击穿影响。

2

结果如图12所示。超快恢复整流二极管是一种基于pn结的器件,具有非常低的漏电流。结温每提高40°C,漏电流密度就会增加大约一个数量级。有趣的是,在结温不超过90°C时,SiGe二极管的漏电流密度甚至低于恢复整流二极管的水平。SiGe二极管的漏电流增长速率比超快恢复整流二极管的还快。这是因为SiGe二极管不仅具有混合性质,还具有肖特基接触。总的来说,SiGe二极管的漏电流密度水平非常低,与超快恢复整流二极管相当。连同之前已经讨论的在正向方面优于超快整流二极管的优势(见图11),SiGe二极管的价值定位就变得显而易见了。至于肖特基二极管,我们可以非常清楚地看到电子势垒高度作为决定因素的影响。正如预期的那样,具有最低势垒高度(665meV)的平面肖特基整流二极管表现出最高的漏电流密度,这再一次说明了肖特基二极管的正向压降与漏电流之间广为人知的权衡。漏电流对势垒高度的指数级依赖性会导致势垒高度为805meV的器件漏电流水平明显低于势垒高度为65meV的器件。对于Trench二极管,尽管存在正向优势,但反向偏置却没有任何缺点。漏电流由势垒高度决定,尽管外延漂移层中的掺杂水平较高,但Trench技术有助于控制漏电流在反向电压期间的变化。(此图中未显示,请参见Trench肖特基二极管数据手册。)



图12 | 在反向偏置电压为–60V时,不同100V技术的漏电流密度(漏电流与活动区域实现了标准化) 对结温的依赖性。

2.4 动态行为

在许多应用中,二极管并不是静态运行的,而是处于持续开关状态。二极管的开关性 能对系统(比如:开关模式转换器)的效率至关重要。

2.4.1 正向恢复

当接通二极管时,低掺杂漂移区需要一些时间才能充满电荷载流子。因此,当接通二极管时,可以观察到初始正向压降增加,因为漂移区尚不具备必要的导电性。这种所谓的二极管正向恢复表征为参数V_{FRM},该参数描述了接通电压峰值和正向恢复时间 t_{fr}。根据漂移层的厚度和掺杂,正向恢复可能会十分明显,在电路设计时必须加以考虑。



图13 | 二极管的斜坡反向恢复定义。

2

2.4.2 反向恢复

反向恢复描述了二极管从正向转换至反向阻断状态的动态特性。当二极管正向偏置 时,基体材料会充满电荷载流子。如果此时二极管两端的电压极性颠倒,则需要有限 的时间才能去除这些过剩的电荷载流子。只有这样才能形成空间电荷区,反向电压才 能被二极管拾取。

图13显示了定义的斜坡反向恢复参数。首先,二极管正向偏置,传输电流I_F。显然, 正向电流的水平对器件中的过剩电荷有重大影响,因此对去除存储电荷的速度的动态 特性也有影响。后面我们将详细讨论这种影响。速率di/dt定义了流经二极管的正向 电流的切断速度。显然,这里表明di/dt越高,对二极管开关性能的要求就越高。如 图13中所示,通过二极管的电流甚至会穿过零线变为负电流。请注意,此时,器件 中仍有过剩的电荷,且尚未形成任何空间电荷区。当达到最大反向电流I_{RM}时,就会 开始形成空间电荷区,然后空间电荷区将接收反向电压。当二极管的反向电压开始增 加时,负电流开始减少。最终,通过器件的负电流会调整为二极管的漏电流。从电流 穿过零线并变成负电流的时间点到电流达到最大反向电流I_{RM}的25%的时间点(图中 被线性外推的点,有些数据手册规定为10%,而不是25%)这段时间称为反向恢复时 间t_{rr}。下一个重要参数就是器件中的存储电荷Q_{rr},相当于水平零线以下的区域(t_{rr} 期间,二极管电流的组成部分)。



定义斜坡反向恢复参数后,我们来看看 这些参数如何影响开关模式转换器中的 开关损耗。

图14 | 双脉冲测试:用于表征二极管开关行为的 基本电路。



图15 | 二极管和相关开关在二极管关断阶段的电流和电压波形图。

图14显示的是双脉冲测试电路。双脉冲测试是测量半导体器件开关性能的标准方法。它基本上由一个开关组成,用于给电感充上磁能。通过调整第一个脉冲的宽度,当二极管反向偏置时,可设置通过电感所需的电流。然后开关被关断,第二个脉冲打开待测器件(DUT)。此时,可研究二极管的导通特性(正向恢复)。现在,电流流经二极管。在给定点,即图15中所示的t₁,开关会打开并开始根据定义的di/dt斜坡关断通过二极管的电流。如之前讨论的那样,二极管电流甚至可以变为负电流,并在t₂处与x轴相交。此时,开关仍在传输整个输入电压。只有在t₃时才会达到最大反向电流,且二极管的空间电荷区才会开始形成。现在,二极管开始接收电压。从此时起,需在二极管中耗散功率,从而导致电路的开关损耗。如图所示,在t₃时,开关不仅要传输电流I_F,还要传输二极管的恢复电流I_{RM},这样就会进一步增加开关的开关损耗。在t₄时,二极管中的空间电荷区已完全形成,且通过二极管的反向电压等于输入电压。
2.5 不同技术的开关性能基准测试

本节将介绍并讨论不同二极管技术的开关行为。首先介绍这些技术的工作点、评估参数及其计算方法。

2.5.1 评估参数

与事先手动设置的工作参数不同,评估参数是根据测得的电流轨迹提取和计算得出 的。它们直接代表了开关性能。

图16显示了近似的反向恢复电流轨迹。数字的对应解释说明提供了所评估参数的定义,这些评估参数都是经过提取且可用于评估二极管性能(即数字1至5)。



图16 | 反向恢复轨迹示意图和相应参数。

- 1. I_F 正向传导电流
- 2. di_F/dt-二极管电流穿过零交叉点的变化速率
- 3. I_{RM}-最大反向恢复电流
- t_{rr} 反向恢复时间,即从穿过零交叉点(即二极管电流从正电流变为负电流)的 时间点到穿过I_{RM}和I_{RM} 10%的直线穿过零线的时间点(10%用于以下测量)。
- 5. Qrr-反向恢复电荷: IRM和trr定义的曲线下方区域
- 6. 软度系数SFrr-IRM发生之前的di/dt除以IRM发生之后的di/dt所得的商

工作点 – 开关性能

以下列表概述了测量和比较反向恢复的 不同参数变化:

下表中所有评估参数的单位:

- Qrr的单位为[nC]
- I_{RM}的单位为[A]
- t_{rr}的单位为[ns]
- SFrr为无量纲的量

不同参数变化				
电流边沿陡峭度 (单位:A/ns)	-0.4 (±20%)	-0.7 (±20%)	-1 (±20%)	
直流母线电压(V)	24	48	75	90
关断电流(A)	1	3	5	
外壳温度 (°C)	-40	25	85	150

请注意,所列工作参数存在"交叉影响"。例如,关断电流按比例提高电流边沿陡峭 度di/dt,同时栅极电路不会出现任何其他变化。一旦改变关断电流或直流母线电压 的影响超过了设定限制,就必须调整栅极电阻,以保证尽可能相似的斜坡梯度。因 此,可避免di/dt值的细小变化。鉴于此,边沿陡峭度参数是在如下范围内给出的, 即在此范围内,特定测量的di/dt值保持不变。尽管如此,以下测量值的可比性可在 每组测量值中得到保证,由于工作条件完全相同,因此不存在di/dt变化或其他交叉 干扰。这里,所有二极管在相同工作点下的测量值定义为一组。

2.5.2 样品选择

本节研究了以下不同的二极管技术:锗化硅、Trench肖特基整流二极管、平面肖特基整流二极管和反向恢复二极管。表1总结了所选产品。

当然,我们选择了工作范围尽可能相似且封装相同(SOD128)的竞争器件进行分析。 由于所选电流范围内没有适用的100V恢复整流二极管,所以我们改用了200V恢复整 流二极管。

2

表1: 所比较器件的额定电流和电压。

产品	技术	电压/电流额定值	封装
PMEG120G30ELP	锗化硅	120V/3A	SOD128
PNE20030EP	超快恢复	200V/3A	SOD128
RB058LAM150TR	平面肖特基整流二极管	150V/3A	SOD128
PMEG100T30ELP	Trench肖特基整流二极管	100V/3A	SOD128

2.5.3 温度对开关性能的影响

图17描述了直流母线电压为48V,关断 电流为3A以及在室温和150℃外壳温度 下,从正向偏置转换至反向过程中的正 向电流IF。只有作为工作参数的温度变化 如下所述。该比较的关键因素就是非常 陡峭的电流斜率di/dt = -1A/ns,非常接 近实际应用,且与数据手册中常用的测 试条件相比,该斜率高出5至10倍。

固定工作参数:

V_{dc}=48V I_F=3A di/dt=-1 (±20%) 多变工作参数:

外壳温度-

 $T_c = [-40^{\circ}C_{25}^{\circ}C_{85}^{\circ}C_{150}^{\circ}C]$



图17 | 在室温和150°C外壳温度下,不同技术的 反向恢复电流。

 V_{dc} =48V, I_F=3A \pm di/dt=-1A/ns_o

表2列出了源自上图的相应评估参数 Qrr、Irrm、trr和SFrr。

下表中所有评估参数的单位:

- Qrr的单位为[nC]
- I_{RM}的单位为[A]
- t_{rr}的单位为[ns]
- SFrr为无量纲的量

表2:不同温度下的反向恢复评估参数。 V_{dc} = 48V, I_F = 3A且di/dt = -1A/ns时,其他工作参数保持恒定。

立口		Q _{rr} @	₫T=		I _{RM} @T=			
/ нд	-40°C	25°C	85°C	150°C	-40°C	25°C	85°C	150°C
PMEG120G30ELP	13.6	19.1	25.5	33.1	4.02	4.42	4.87	5.3
PNE20030EP	25.8	37.3	52.1	80.5	6.28	7.11	8.12	9.24
RB058LAM150TR	11.9	26.3	33.5	41.6	5.18	5.18	5.2	5.25
PMEG100T30ELP	4.8	4.7	6.8	14	2.3	2.1	2.3	3.32
立口		t _{rr} @	PT=			SF _{rr} (@T=	
产品	-40°C	t _{rr} @ 25°C	0T= 85°C	150°C	-40°C	SF _{rr} (@T= 85°C	150°C
产品 PMEG120G30ELP	−40°C 6.4	t _{rr} @ 25°C 8.24	PT= 85°C 9.7	150°C 11.2	−40°C 0.66	SF _{rr} (25°C 0.87	@T= 85°C 0.94	150°C 0.96
产品 PMEG120G30ELP PNE20030EP	-40°C 6.4 8.2	t _r @ 25°C 8.24 11.1	T = 85°C 9.7 13.6	150°C 11.2 18	-40°C 0.66 0.59	SF _{rr} (25°C 0.87 0.82	@T= 85°C 0.94 0.94	150°C 0.96 1.17
产品 PMEG120G30ELP PNE20030EP RB058LAM150TR	-40°C 6.4 8.2 5.3	t _{rr} @ 25°C 8.24 11.1 10.6	PT = 85°C 9.7 13.6 12	150°C 11.2 18 14.2	-40°C 0.66 0.59 0.36	SF _{rr} (25°C 0.87 0.82 1	©T= 85°C 0.94 0.94 1.19	150°C 0.96 1.17 1.37

关键观察结果

Trench肖特基二极管在几乎所有工作点都优于所有其他竞争二极管。这体现在 Qrr、I_{RM}和t_{rr}值。作为一种权衡考量,与其他技术相比,Trench肖特基二极管具有更 高回弹性,且随后会出现振荡。值得注意的是,尽管120V SiGe二极管的漏电流非常 低,但其存储电荷比150V平面肖特基二极管更少。正如预期的那样,超快恢复整流 二极管的开关速度最慢,且存储电荷数量最高。此时,尽管外延层中存在限制使用寿 命的材料,但超快二极管的双极性十分明显。此外,我们应该注意到该超快二极管能 够平滑切换。

2

2.5.4 为什么Trench肖特基二极管在开关性能方面更胜一筹

图17中的测量值显示了Trench肖特基二极管的开关性能优干所有其他技术。通过查 看数据手册,我们发现与所有其他产品相比,Trench肖特基二极管甚至具有最高的 寄生电容。那么问题来了,这是如何发生的。答案可在图8中找到。如横截面所 示,100V Trench肖特基二极管的端接设计中没有保护环。最好是使用物理器件模拟 来研究该影响。为此,我们模拟了平面肖特基二极管PMEG10030ELP和Trench肖特 基二极管PMEG100T030ELP的开关行为。模拟开关性能如图18所示。器件模拟结果 表明,与平面肖特基二极管PMEG10030ELP相比,Trench肖特基二极管 PMEG100T030ELP具有更出色的开关性能。在器件模拟过程中,很容易忽略平面肖 特基二极管的保护环,同时可以研究保护环对开关性能的影响。图18中的蓝色曲线 显示的是无保护环的平面二极管。事实上,无保护环的平面肖特基二极管现在已经开 始近似于Trench肖特基二极管。但是,无保护环的平面肖特基二极管与Trench肖特 基二极管在O--和t--方面仍存在差距。显然,Trench肖特基二极管中缺失的保护环可 以解释大部分差异,但并不能解释全部差异。Trench肖特基二极管开关速度更快且 存储电荷更少的第二个原因就是,活动区域的显著尺寸差异。为了公平地比较芯片尺 寸,需要从Trench肖特基二极管的活动区域中减去沟道造成的死区,同时只比较 Trench肖特基二极管与平面肖特基二极管中真正影响正向电流的有效活动区。如图 19所示。这种比较活动区域的方法表明,Trench肖特基二极管PMEG100T030ELP的 活动区域仅为平面肖特基二极管PMEG10030ELP的44%。总而言之,Trench肖特基 二极管之所以具有出色的开关行为是因为它没有带寄生pn结的保护环,且其活动区 域比其他二极管都更小。请注意,保护环对开关行为的影响在很大程度上取决于芯片 尺寸,因为宽度固定的保护环面积呈线性增加,而活动区域本身随芯片间距的增加呈 指数级增加。所以说,芯片尺寸越大,保护环对开关性能的影响就越不明显。保护环 的影响还取决于二极管的正向偏置程度,因此取决于保护环用于导通电流而被触发的 程度。在2.5.6节中,我们将了解其对开关性能的巨大影响。

现在,影响开关行为的原因已经明确。但问题仍然存在:Trench肖特基二极管的寄 生电容为什么这么大?为什么它不会影响开关性能?我们也可以通过查看器件的横截 面来回答。Trench单位单元的横截面如图20所示,同时图中还显示了由此得出的等 效电路图。在此图中,我们可以看到寄生电容C_{二极管},由于器件中存在金属-半导体 结,所以每个肖特基二极管中都存在这种电容。但是,由于使用了Trench肖特基二 极管,器件结构中存在第二个寄生电容。我们称之为C_{Trench},这种电容是由填满多晶 硅的沟道中的薄介质引起的。这种高寄生电容会增加Trench肖特基二极管的整体寄 生电容,从而导致在数据手册中指定高寄生电容。但是,寄生电容C_{Trench}可通过沟道 中高度掺杂的多晶硅层快速充放电。它不受漂移区中电荷载流子的动态特性影响,电 容C_{二极管}亦是如此。



图18 | 三种不同二极管的模拟斜坡反向恢复。PMEG100T030ELP(Trench肖特基二极管)、 PMEG10030ELP(平面肖特基二极管)和无保护环的PMEG10030ELP。



图19 | 为公平地比较芯片尺寸,应只比较有效的 活动区域。通过使用这种方法来比较活动区域, 我们发现Trench肖特基二极管PMEG100T030ELP 的活动区域仅为平面肖特基二极管 PMEG10030ELP的44%。



图20 | Trench肖特基二极管中单位单元的横截面以及由此得出的Trench肖特基二极管等效电路图。 Trench中的薄介质会增加Trench肖特基二极管的高整体寄生电容。 2

2.5.5 斜坡梯度对开关性能的影响

本节针对不同斜坡陡峭度值di/dt评估反向恢复流程。图21显示下降至di/dt = -0.4A/ns,以供参考。量化参数(包括di/dt = -0.7A/ns时的量化参数)如表3中所列。

固定工作参数: V_{dc}=48V I_F=3A T_c=25°C *多变工作参数:* 斜坡陡峭度:

科坡陡峭度: di/dt=-0.4A/ns di/dt=-0.7A/ns

图21 | 较低电流斜坡陡峭度(-0.4A/ns)的反向恢 复电流。 V_{dc} = 48V, I_F = 3A且 T_c = 25°C时,其他 工作参数保持恒定。



表3: 斜坡陡峭度的反向恢复评估参数。

V _{dc} = 48V,i _F = 3A且T _c = 25 [°] C时,其他工作参数保持恒定。										
产品		Q _{rr} @		I _{RM} @		t _{rr} @		SF _{rr} @		
/	A/ns	-0.4	-0.7	-0.4	-0.7	-0.4	-0.7	-0.4	-0.7	
PMEG120G3	BOELP	12.6	15.4	2	2.8	13.4	11.4	1.5	1.3	
PNE20030E	Р	22.7	28.3	3.1	4.4	16.8	14.6	1.2	1.1	
RB058LAM1	50TR	20	22.7	2.4	3.3	18.7	14.6	1.7	1.4	
PMEG100T3	0ELP	2.5	3.3	0.8	1.3	5	4.4	0.78	0.5	

关键观察结果

Trench肖特基二极管在较低开关速度下仍优于所有竞争技术。在开关速度和存储电 荷数量方面,排名顺序都没有别的变化,其中SiGe为第二位,平面肖特基二极管和超 快二极管分别位列第三和第四。

2

2.5.6 关断电流对开关性能的影响

我们还使用了不同的关断电流对二极管进行了测试。关断电流对di/dt具有显著影响,因此对反向恢复过程也有影响。图22显示了较低的关断电流(1A)。较高关断电流(5A)的评估参数(无排名变化)如表15中所示。

固定工作参数: V_{dc}=48V T_c=25℃ di/dt=-1(±20%) *多变工作参数:* 关断电流:

I_F=[1A; 5A]

图22 | 1A关断电流的反向恢复电流。V_{dc} = 48V,T_c = 25℃且di/dt = -1A/ns时,其他工作参数保持恒定。



V _{dc} = 48V,T _c = 25 [°] C且di/dt = -1A/ns时,其他工作参数保持恒定。										
立口		Q _{rr} @		I _{RN}	I _{RM} @		t _{rr} @		SF _{rr} @	
/	i _F =	1A	5A	1A	5A	1A	5A	1A	5A	
PMEG120G3	BOELP	7.5	31	3	6.1	4.7	9.4	0.73	0.74	
PNE20030E	Р	17.6	50.6	5.5	8.6	6.4	12	0.5	0.77	
RB058LAM1	I50TR	5.5	49	2.7	7.4	3.8	12.3	0.4	0.88	
PMEG100T3	0ELP	4.3	6	2.1	2.6	3.4	4	0.36	0.4	

表4:不同关断电流的反向恢复评估参数。

关键观察结果

调查产品的标称电流额定值为3A。关断电流越高,正向压降就越高,从而会进一步 触发端接区域的寄生pn结。因此,如表4中所示,当关断电流为5A时,所有使用保护 环端接理念的二极管技术的Qrr、Irrm和trr值都显著增加。由于器件结构中无pn结,所 以其对Trench肖特基二极管的影响不那么明显。同时,值得注意的是,当关断电流 较低(1A)时(远远低于产品的电流额定值),Trench肖特基二极管的优势减弱,因为 寄生pn二极管在其他二极管的结构中失去了其重要性。如表4中所示,当关断电流为 1A时,平面肖特基二极管的Qrr、Irrm和trr几乎与Trench肖特基二极管的旗鼓相当。 这与2.5.4节中讨论的模拟结果一致。因此,根据器件的电流水平和电流密度,除了 开关频率、占空比和温度,每种应用的最优二极管技术可能会有所不同。 总而言之,关断电流对二极管开关行为的影响仅次于环境温度,在电路设计期间应加 以考虑。

2.5.7 反向电压对开关性能的影响

本节将研究并介绍直流母线电压的变 固定工 化。开关过程中的反向电压如图23右侧 $I_F=3A$ 所示,左侧为相应的电流轨迹。量化结 $T_c=25$ 果如表5所示。 di/dt=

固定工作参数: I_F=3A T_c=25°C di/dt=-1A/ns (±20%) *多变工作参数:*

> 直流母线电压: V_{dc}=[48V;90V]

表5:不同直流母线电压V_{dc}的反向恢复评估参数

一机答		Q _{rr} @		I _{RM} @		t _{rr} @		SF _{rr} @	
1/X E	V _{dc} =	75V	90V	75V	90V	75V	90V	75V	90V
PMEG120G3	0ELP	19.3	19.3	4.1	4.1	8.6	8.9	0.93	0.74
PNE20030EP		38.1	37.9	6.8	6.6	12	12.3	0.93	0.96
RB058LAM150TR		27.3	27.4	5	4.8	11.1	11.3	1.1	1.1
PMEG100T3	0ELP	4.5	4.5	2	1.9	3.8	3.8	0.42	0.45





关键观察结果

从振荡和斜坡陡峭度方面来看,电压轨迹与相应的电流曲线一致。各二极管的性能排 名与第一次的观察结果一样,其中Trench肖特基二极管在Q_{rr}、I_{rrm}和t_{rr}方面排名第 一。120V SiGe二极管排名第二,仍领先于平面肖特基二极管和超快恢复二极管。

2.6 SiC整流二极管

2.6.1 引言

碳化硅(通常简称为SiC)是一种由硅和碳原子组成的化合物半导体。与其他材料不同,碳化硅存在于许多晶体结构中。这种现象称为多态性。对于SiC,目前已知有250多种不同的多型体。每种多型体都有其独特的特性。对于商用功率电子器件,主要使用的是多型体4H-SiC。4H-SiC晶体的排列如图24所示。



图24 | SiC多型体

与硅相比,4H-SiC晶体结构(后面简称为SiC)具有多种材料优势。现代高电压二极 管就利用了这些优势,专门为开关模式的电源转换应用创建高性能二极管解决方案。 重要的应用示例包括:

- 开关模式电源(SMPS)
- 车载充电器(OBC)
- 逆变器(牵引逆变器和光伏逆变器)
- 充电站
- 电动飞机推进系统
- 不间断电源(UPS)

2



图25 | Si和SiC材料特性比较。

2.6.2 4H-SiC的材料特性

如图25中所示,与Si相比,SiC的能隙大约高3倍,介电击穿场强高10倍。此外,电子 速度也是硅的2倍多。除了这些电气益处,SiC的热性能也具有优势。其热导率(SiC 4.9W/cmK与Si 1.5W/cmK)和熔点(SiC 2700°C与Si 1400°C)也高得多。

利用这些出色材料特性制成的功率半导体在性能方面优于其硅基竞争产品,即使在恶劣的环境条件下也能运行。

就功率二极管而言,一种新型功率二极管兼具其10倍高的介电击穿场强和近3倍高的 能隙优势,完全适合开关模式应用。下一节将详细介绍SiC的材料优势如何对功率二 极管的性能产生积极影响。

2.6.3 SiC既可实现高品质功率二极管,又可改变高电压二极管的格局

由于SiC的介电击穿场强比硅基器件高出10倍,所以只需更薄的漂移层就足以实现相同的截止电压。简化的解释说明如图26所示,假设肖特基金属接触支持硅和碳化硅材料。另一个方面可能是较高掺杂浓度,这会进一步降低已经很薄的漂移层的电阻。 理论上,在相同击穿电压下,SiC可将漂移层单位面积的电阻降低至Si的1/300。因此,在给定的电流额定值下,可生产出具有更低压降和更小芯片尺寸的SiC二极管。 这可提高传导能力,而且由于芯片尺寸更小,开关电荷更低,所以还可以缩短开关时间,降低开关损耗。当截止电压达到600V及以上时,这些SiC优势就变得具有技术和商业意义。



图26 | SiC介电场强和能隙优势。

2

图27显示了Si和SiC二极管技术之间的截止电压区别。左侧为传统的硅基技术。在低于100V的Si二极管中,利用肖特基金属接触的优势特性通常是主要解决方案。它们可提供非常低的开启电压,而且由于使用了基于多数载流子的传导机制,所以可以实现几乎纯电容式(因此非常快速)开关行为。当漏电流介于100V和200V之间时,Si肖特基二极管的热稳定性就会变得越来越难以控制。此外,漂移层电阻的影响显著增加,所以当截止电压范围在大约100V至200V时,就会发生肖特基二极管向PN二极管的转变。由于PN二极管的双极性,其热稳定性高于单极器件。但是,由于存在少数载流子,存储电荷会导致反向恢复效应,延长开关时间,从而增加开关模式操作的损耗。在硅器件中,当截止电压达到600V及以上时,只可使用PN整流二极管。所以,在该电压范围内的开关模式应用必须能克服硅基PN二极管的上述缺点。由于硅基PN

另一方面,利用SiC及其较高的能隙优势,我们仍可以生产出在截止电压达到600V及 以上时具有较低漏电流和较高热稳定性的肖特基功率二极管。因此,SiC允许在电压 范围内利用基于单极肖特基接触的功率二极管的优势,而在此电压范围内,硅基功率 二极管已经是双极器件。这意味着,当截止电压在600V和1700V之间时,SiC可利用 其与硅相比的两大优势,即更低的压降和更出色的开关性能。首先,这是因为在给定 电流下,SiC具有更薄的漂移层和更小的芯片,如图26所示。更高能隙以及由此产生 的高开启电压的缺点可以通过使用明显更小的漂移层以及肖特基二极管的半导体金属 结来加以补偿。

其次,考虑在硅基二极管已经为双极PN二极管的截止电压范围内继续利用肖特基二极管结构的能力。这可尽量降低开关损耗,因为与肖特基二极管较低的电容电荷相比,不存在相对较高的反向恢复电荷。最后,与硅基竞争二极管相比,SiC肖特基二极管的开关时间更短,同时不会降低传导性能和稳定性。



图27 | Si和SiC功率二极管与截止电压的比较。

尽管基于纯SiC的肖特基器件具有相对较低的正向压降V_F和较快的开关时间,但金属 半导体界面的缺陷会导致漏电流高于理论预期。此外,单极性使得这些器件易受浪涌 电流情况(如抛负载或掉线)的影响。因此,纯SiC肖特基二极管理念并不能充分发 挥SiC的潜力。



图28 | SiC MPS二极管。

为克服纯SiC肖特基二极管的缺点,Nexperia设计了一种混合SiC二极管概念,该概念 设计结合了两者的优势,参见图28。其结果就是,该混合产品不仅具有肖特基二极 管的出色传导性和开关性能,而且还具有双极二极管的更高热稳定性和浪涌电流稳健 性。混合二极管称为"合并PIN肖特基"(MPS)。MPS二极管功能的详细说明请参见 下一节。

合并PN肖特基(MPS): 进一步了解高端碳化硅功率二极管



图29 | 简化的 "合并PIN肖特基" 二极管截面图和等效电路。

MPS二极管的简化截面图如图29所示。与纯肖特基器件不同,MPS二极管不仅仅具 有金属半导体界面。此外,P掺杂区嵌入在漂移区内,与肖特基阳极的金属构成p欧 姆接触,并与轻度n掺杂SiC漂移或外延层构成PN结。如图29中的等效电路所 示,MPS二极管整体上同时具有肖特基二极管和PN二极管部分。这两种二极管都会 对总电流产生影响,具体取决于工作模式。我们将在后面对此进行详细描述。 二极管基础知识

2

阻断操作的MPS

MPS二极管的另一方面会影响阻断行为。如图30所示,p区(通常称为p柱或p阱)可 稳定这些二极管,并减少反向偏置时的漏电流。



图30 | 反向偏置时,纯肖特基二极管与MPS的电场分布比较。

反向偏置情况下的电场强度分布如图30的左图(用于纯肖特基配置)所示。从阴极 侧看,电场强度在漂移层上逐渐扩展,并在阳极侧的金属半导体界面达到其峰值。因 此,最大电场强度出现在缺陷密度相对较高的位置。所以说,这些纯肖特基器件具有 相对较高的漏电流,这些漏电流只能用比理论上所需更厚的漂移层来抵消。然而,这 不利于实现最低漂移电阻,因此也不利于功率电子应用的二极管。

与纯肖特基结构相比,MPS结构中插入的p区可极大地改变电场强度分布。如图30的 右侧横截面图所示。由于插入p区导致相邻PN结出现的损耗区会使最大场强偏转,即 从金属界面转移到漂移层区域。与几何尺寸和所施加反向电压都相同的纯肖特基器件 相比,这一层的几乎无缺陷区域以及阳极侧金属界面上显著降低的电场强度应力可减 少漏电流。此夹断的有效性由p区注入的相对面积和几何布局、其掺杂浓度、相邻p 区之间的间距、所包含的肖特基区域及其金属-SiC势垒高度决定。这些都是影响器件 特性的基本设计参数。由于肖特基传导区域更小,所以预计较大的p+注入区域会导 致更高的导通电压,但由于肖特基部分存在更有效的夹断,所以可能会导致更低的漏 电流。或者,通过保留纯肖特基二极管和合并PIN肖特基二极管的漏电流和几何尺 寸,MPS二极管可在更高的击穿电压下运行,同时不会扩大漂移层,也不会增加相关 漂移电阻,从电气方面看,这对功率应用尤其有益。

标称正向操作和过流事件下的MPS

如前所述,插入的p区不仅可以缓解反向偏置情况下金属-半导体界面上的电场强度应 力,以降低漏电流。p区的相关pn结设计也能够在正向偏置情况下传输大量电流。与 双极器件相比,在给定晶体尺寸的情况下,单极器件具有相对更高的差分电阻,而该 特性可用于克服单极器件的局限性。比如,图31给出了纯肖特基、纯PN和MSP二极 管的MPS横截面、等效电路和I-V曲线。如图29和图31所示,MPS二极管具有两个整 体集成的二极管,即肖特基二极管和PN二极管。



图31 | 标称和过流情况下的合并PIN肖特基二极管。

2

在标称电流条件下,MPS的压降非常低,以致于只有肖特基区域会对总电流产生积极 影响,而集成的PN二极管仍保持无效状态。这在图31的等效电路中表示为绿色电 流,在该等效电路中,正向电流仅在一定阈值下通过MPS二极管的肖特基区域传导。 这称为"单极模式",且该器件在纯肖特基模式下工作,具有较低的开启电压和纯电 容式开关性能。肖特基区域对应的低开启电压和MPS区域的PN结如图31中的I-V曲线 所示。

图32为在不同结温下和标称电流条件下,SiC MPS的典型I-V曲线图。对于此类器件的 大多数开关模式应用,我们可以假设其标称电流条件。SiC二极管在I-V曲线中有三个 不同区域,与NTC、ZTC和PTC行为存在不同的温度依赖性。

在较低的电流范围内,SiC二极管的开启电压会随着结温的升高而降低,从而导致 NTC行为。随着电流的增加,漂移电阻变得越来越具相关性。因此,存在一个与温度 无关的I-V点。不同结温下的所有I-V曲线都会相交于此点。此点具有零温度系数 (ZTC),表明从NTC至PTC二极管行为的转变。如图32中所示,I-V曲线的陡峭度会随 着结温的升高而降低。当电流高于ZTC点时,器件表现出支持SiC二极管并行化的明显 PTC行为,适用于具有更高电流需求的应用。





2

2

但是,如果我们来推断纯肖特基器件的I-V曲线,我们会发现单极器件相对较高的差 分电阻会是一个不利因素。尤其是在存在超过标称电流范围的高电流情况下,相对较 高的差分电阻会导致较高的导通损耗和较差的过流能力。为克服在瞬态高电流(如浪 涌电流)情况下的这一缺点,需将纯肖特基器件并联,以应对这些电流。在实际应用 中,通常必须选择尺寸超规格的二极管,而这纯粹只是为了应对这一瞬变情况。从商 业和性能角度看,这往往是不利的。MPS设计利用纯正向肖特基行为来克服器件的这 一缺点。

MPS结构中的PN二极管行为与肖特基二极管完全相反。整体集成的PN二极管的初始 开启电压非常高,以致于在标称应用条件下,MPS的这个部件不会对总电流做出贡 献。这里,MPS用作为纯肖特基二极管。然而,在高正向电流情况下,由于肖特基区 域MPS的差分电阻相对较高,压降就会变得非常高,以致于会触发集成PN结,并注 入空穴。根据图31中的等效电路,这两个二极管都会传输电流。之前的纯单极器件 会变成双极器件。已注入的空穴会大大提高二极管的传导性,从而提高I-V曲线的陡 峭度和器件的电流处理能力,进而实现更高的I_{FSM}。该工作模式称为双极模式。

图33显示了MPS二极管的静态I-V正向性能,包括过流事件期间的双极模式。图34显示了在施加10ms正弦电流时MPS二极管的相应动态性能。显然,MPS二极管出色的瞬时行为可在浪涌电流期间明显缓解功率二极管的热应力。这样不仅可防止热失控和器件损坏,而且减少对结温的影响还可以延长器件的使用寿命,并提高器件的可靠性,工程师在选择器件时应加以考虑,尤其是对于重型、长使用寿命或安全相关的应用。

最好可以通过彻底查看高电流下的静态I-V曲线来解释说明这种性能提升的原因。我们 来看看图33中的静态测量。在MPS结构中,两种集成二极管的温度性能截然不同。肖 特基器件的差分电阻随着结温升高而增大,从而导致I-V曲线随温度升高而变平。另一 方面,MPS PN二极管启用的阈值降低。从应用角度来看,这极其有益,因为这种双 极模式的保护性在较高的结温下更为重要。未采用MPS理念但标称电流额定值与SiC MPS相同的SiC二极管表现出较差的过流能力,且可能无法承载与更稳健的MPS设计 相同的过流。对于特定应用,比如功率因素校正或由于抛负载或掉线而导致瞬时过流 的电源供应,硬件设计人员必须在设计时考虑到这一点。因此,设计人员必须添加更 复杂的保护电路,以防止过流和/或过度指定何时使用未采用MPS概念的SiC二极管。 两者都会对成本结构产生不利影响。Nexperia的稳健型SiC MPS二极管可解决这一问 题,从而降低系统复杂性,无需使用昂贵且尺寸超规格的器件。



图33 | SiC MPS二极管的静态I-V行为(包括过流)。

对于硬件设计人员来说,可根据个人和特定应用选择最合适其功率设计的SiC二极管,而MPS二极管的半导体设计工艺亦是如此。

MPS二极管中肖特基区域和PN区域的比例与正常的正向传导能力和浪涌电流处理能 力有关。在芯片尺寸给定的情况下,SiC MPS的PN部分越高,器件的过流能力就越 高。但是,这会对标称电流条件下的低压降产生不利影响。因此,必须在最低可实现 压降(标称电流条件下)与最高过流稳健性之间找到一种权衡。最优解决方案通常取 决于应用。Nexperia在SiC MPS二极管中选择了一个PN和肖特基宽度之间的权衡比 例,该比例最适合广泛的硬开关和软开关应用。

2



图34 | 10ms正弦电流应力期间的动态过流行为。

SiC MPC二极管的反向恢复优势

除了静态优势,SiC MPS二极管在开关模式下动态操作期间也具优势。其与硅基PN二 极管相比的一个主要优势与反向恢复特性有关。如前文所述,在标称条件下,SiC MPS二极管的行为就像肖特基二极管。与传统的Si快速恢复二极管不同,只有多数载 流子才会影响SiC二极管的总电流。因此,SiC二极管表现出纯电容式开关行为,从而 导致其反向恢复电荷低于具有相同电气额定值的Si快速恢复二极管。反向恢复电荷至 关重要,它是造成损耗的一个主要原因,因此对转换器效率会有不利影响。SiC的反 向恢复电荷不仅低于硅基竞争产品。图35显示了相关参数对转换器性能的影响,如 不同的二极管关断电流和结温。显然,在存在此类变化因素的情况下,SiC表现出几 乎恒定的行为。SiC并未表现出Si快速恢复二极管的大多数非线性行为。因此,功率 设计人员更容易预测出SiC的行为,因为他们不必考虑各种环境温度和负载条件。事 实上,对于这两种二极管技术来说,截止电压都会对整体恢复电荷的电容部分产生影 响。对于硅基PN二极管,这部分相当小,因为在二极管关断期间,恢复电荷由存储 的少数载流子控制。因此,电容电荷的电压依赖性通常可以忽略不计。 由于SiC二极管中存在少数载流子,所以电容电荷是反向恢复电荷的唯一影响因素, 因此在开关期间会造成损耗。图36说明了所施加的截止电压对电容电荷的依赖性。 我们可通过计算电容电压函数下面的面积,并根据二极管电容行为与所施加电压之间 的关系提取有效电容电荷。如图36中所示,电压越高,电荷就越高,因此存储能量 也就越高。在典型的功率电子拓扑结构中,二极管的这种电容电荷会引起开关单元晶 体管中的损耗,因此在选择二极管-晶体管对期间必须考虑这一因素。如图36中所 示,与Si竞争产品的反向恢复电荷相比,该存储能量相当低。但尽管这个能量很低, 它也会变得很重要,尤其是在高频率转换器中。









图35 | SiC二极管与Si二极管的反向恢复行为比较。

SiC二极管(PSC1065K)



Si二极管

SiC二极管(PSC1065K)





图36 | SiC二极管电容电荷的电压依赖性和由此产生的存储能量。

2.6.4 可实现最高性能的先进SiC MPS工艺

如前所述,在芯片尺寸给定的情况下,标称电流和过流条件下PN和肖特基区域之间 的比例决定了器件性能,且该比例通常会导致设计人员对MPS二极管的这两个方面进 行权衡取舍。为了进一步优化这些特性,需要实施更先进的工序。一个主要的影响参 数就是芯片厚度以及为实现MPS最终设计而减少的芯片厚度。未经过处理的碳化硅基 片为n掺杂基片。随后,SiC基片上会生长出外延层。这些基片的厚度可达500µm。 由于SiC n基片的掺杂浓度相对较低,其对经过加工的二极管总导通电阻的影响是不 可以忽视的。因此,正常运行时的压降以及过流处理都会受到不利影响。如图37所 示,厚基片层没有任何电气功能,但不幸的是,作为一个串联电阻,总电流必须流经 该基片层。

为克服这一缺点,必须将基片的底面磨薄。但是,由于SiC的硬度(在莫氏等级9.2至 9.3之间),研磨需要先进的制造工艺能力和对材料质量的精确控制。不恰当且比较 差的工艺步骤会导致芯片厚度不均匀,甚至芯片破裂,从而导致性能下降,甚至器件 故障。



图37 | 通过背面打磨降低基片电阻。

Nexperia的SiC MPS二极管都被研磨至最小的基片厚度,以尽可能提高二极管的性能,同时不会降低机械稳定性。

2

此外,底面研磨还对热性能有利。如图38中所示,热路径上n掺杂的基片部分大大减 少了。



图38 | 与厚基片解决方案相比,Nexperia背面优化技术的热性能改进。

例如,在正向传导期间,当二极管必须散热时,大部分热流会通过二极管的底面从引 线框架传递至PCB中。厚基片不仅会带来不必要的电阻,还会影响热流。因此,它对 最高可实现性能和器件的使用寿命都会有不利影响。相比之下,使用Nexperia的薄 SiC技术可大大提高热性能。这进而会降低热阻,提高耗散功率,并增加功率密度。 在芯片尺寸给定的情况下,尤其是当此类瞬时过流的持续时间相当长时,浪涌电流能 力也会提高。另一个考量因素与器件的使用寿命相关。在给定应用规定了功耗的情况 下,越薄的器件结温变化越低,从而可以延长器件的使用寿命,提高器件的可靠性。

尽管SiC二极管已在市场上出售,但各SiC制造商生产其器件的方式仍存在重大差异。 为了使设计人员能够充分利用SiC相对于Si的材料特性优势,需要一种先进的SiC设计 (比如合并PIN肖特基二极管,该二极管具有经过优化的PN和肖特基区域比例、质量 与流程控制功能以及特殊基片处理能力)。Nexperia已经掌握了所有这些设计和生产 步骤,以确保最高性能、最高可靠性和最优质量标准。

2.7 齐纳二极管

2.7.1 引言

当正向偏置时,齐纳二极管具有与硅p-n二极管相同的特性。对齐纳二极管应用来 说,最重要的就是反向偏置时的特性,此时齐纳二极管具有较小的漏电流,低于指定 击穿电压。当高于击穿电压时,IV特性显示电流急剧增加。在不低于击穿电压V_Z的情 况下,齐纳二极管可以作为稳压器持续工作。

这些器件是针对多种不同电压生产的, 并保证较小容差,以便在规定的反向电 流Iz下测试Vz。图39显示了齐纳二极管 的常用符号。



图39 | 齐纳二极管的常用符号。

图40显示了齐纳二极管的IV曲线示例。对于正电压,二极管采用正向传导。如果电压 超过0.7V左右,电流就会急剧增加。对于反向电压,图中显示了二极管阻断区域。一 旦达到击穿电压,电流就会显著增加。二极管的压降在该区域几乎保持恒定不变。理 想情况下,齐纳二极管会保持Vz恒定且不受电流影响。实际上,大于零。我们可使 用高度掺杂的基片来实现适用于不超过5V电压的齐纳二极管。对于此类pn二极管, 在反向偏置结的耗尽区,电子可从价带进入导电带形成电子贯穿,从而产生电击穿。 一旦场强足够高,自由电荷载流子会导致反向电流陡然增加。克拉伦斯·梅尔文·齐纳 (Clarence Melvin Zener)于1934年首次发现此效应,故以他的名字来命名此类二极 管。对于击穿电压高于5V的齐纳二极管,另一种击穿效应会变得显著。这称为"雪 崩"击穿,在pn结的电场使过渡区的电子加速时发生。这些电子会形成电子-空穴 对。这些空穴会向负极移动并再次填上电子,而自由电子则向正极移动。空穴和电子 的这种运动会产生通过负偏置二极管的漏电流。在高场强下,移动的空穴和电子通过 释放相邻的束缚电子,可以产生更多电荷载流子。电荷载流子大量产生的过程会发展 成雪崩,一旦超过特定的反向电压,就会导致大量电流开始流动。

2



齐纳效应和雪崩效应的区别并不在于齐 纳二极管的命名。无论由哪种物理效应 主导pn结的击穿,所有的基准电压二极 管均称为齐纳二极管。

图40 齐纳二极管的I-V特性。

2.7.2 数据手册中的参数

Nexperia齐纳二极管数据手册的开头部分为"一般描述"。这部分提供了封装类型信息。齐纳二极管数据手册涉及整个产品系列,包括所有工作电压。"特性和优势"一节中提到了工作电压范围。对于具有不同V_Z容差选择的齐纳二极管,为标称工作电压,这一信息也有叙述。

"快速参考数据"一章中(如表6所示)提到了正向电流I_F为10mA,T_{amb} = 25°C时的 最大正向电压V_F。为避免明显自热,我们在脉冲模式下对该参数进行了测试。

此外,还说明了最大总功耗P_{tot},同时还描述了相关贴装条件。下表6为BZX884S数 据手册中的一个示例。

表6: "快速参考数据"是齐纳二极管数据手册中的示例。

T _j =25℃,除非另有规定								
符号	参数	条件		最小值	典型值	最大值	单位	
V _F	正向电压	I _r =10mA	[1]	-	-	0,9	V	
P _{tot}	总功耗		[2]	-	-	365	mW	

[1] 脉冲测试: t_p≤300μs; δ≤0.02

[2] 贴装在FR4单端70µm镀锡铜PCB上的器件,标准管脚尺寸。

表7详细说明了二极管的引脚分布。对于其他二极管,用标记条清晰地标记阴极, 以确保贴装方向正确无误。表8列出了订购信息,包括型号、详细名称、描述和封装 形式。

表7:数据手册中关于示例齐纳二极管引脚分布的信息。

引脚	符号	描述	简化外形	图形符号
1	К	阴极[1]		
2	А	阳极	2 透明顶部视图	K A 006aaa152

[1] 标记条表示阴极。

表8: 示例齐纳二极管数据手册中的订购信息。

型号	封装						
	名称	描述	版本				
BZX884S系列[1]	DFN1006BD-2	无引脚的超小型塑料封装, 带侧面易粘锡(SWF);2个端子; 0.65mm间距;1×0.6×0.47mm 主体	SOD882BD				

[1] 该系列包含37个击穿电压,标称工作电压在2.4V至75V,容差为±2%和大约±5%。

下一个数据手册部分名为"标记",如表9所示。所有具有不同工作电压(在这两个 容差范围内)的可用产品均与标记代码一起列出。最新一代齐纳二极管的名称很容易 理解。首先,可找到齐纳二极管系列名称。在给定示例中为BZX884S。在此之后,添 加一个容差字符。指示符"B"表示2%容差,字符"C"表示大约5%容差。

Nexperia推出了更广泛的齐纳二极管产品组合,其V_Z的容差额定值为"A",这意味 着精确度为1%,以满足日益增长的更高精度需求。可选择使用封装SOT23、 SOD323和SOD123F的二极管。

在此之后是工作电压,例如: 2V4表示V_Z =2.4V。整数电压额定值仅显示一个数字, 没有V作为分隔符。

表9:数据手册中显示不同工作电压和相应标记代码的部分。

型号	标记代码	型号	标记代码	型号	标记代码
BZX884S-B2V4	2A	BZX884S-B27	3A	BZX884S-C8V2	5K
BZX884S-B2V7	2B	BZX884S-B30	3B	BZX884S-C9V1	5L
BZX884S-B3V0	2C	BZX884S-B33	3C	BZX884S-C10	3Y
BZX884S-B3V3	2D	BZX884S-B36	3D	BZX884S-C11	3Z
BZX884S-B3V6	2E	BZX884S-B39	3E	BZX884S-C12	4A
BZX884S-B3V9	2F	BZX884S-B43	3F	BZX884S-C13	4B
BZX884S-B4V3	2G	BZX884S-B47	3G	BZX884S-C15	4C
BZX884S-B4V7	2H	BZX884S-B51	3H	BZX884S-C16	4D
BZX884S-B5V1	2J	BZX884S-B56	3J	BZX884S-C18	4E
BZX884S-B5V6	2K	BZX884S-B62	3K	BZX884S-C20	4F
BZX884S-B6V2	2L	BZX884S-B68	3L	BZX884S-C22	4G
BZX884S-B6V8	N3	BZX884S-B75	3M	BZX884S-C24	4H
BZX884S-B7V5	2M	BZX884S-C2V4	4K	BZX884S-C27	4J
BZX884S-B8V2	2N	BZX884S-C2V7	4L	BZX884S-C30	4M
BZX884S-B9V1	2P	BZX884S-C3V0	4R	BZX884S-C33	4N
BZX884S-B10	2Q	BZX884S-C3V3	4S	BZX884S-C36	4P
BZX884S-B11	2R	BZX884S-C3V6	4T	BZX884S-C39	4Q
BZX884S-B12	2S	BZX884S-C3V9	4U	BZX884S-C43	4V
BZX884S-B13	2T	BZX884S-C4V3	4U	BZX884S-C47	4W
BZX884S-B15	2U	BZX884S-C4V7	4Y	BZX884S-C51	4Z
BZX884S-B16	2V	BZX884S-C5V1	5B	BZX884S-C56	5A
BZX884S-B18	2W	BZX884S-C5V6	5C	BZX884S-C62	5D
BZX884S-B20	2X	BZX884S-C6V2	5F	BZX884S-C68	5E
BZX884S-B22	2Y	BZX884S-C6V8	5G	BZX884S-C75	5H
BZX884S-B24	2Z	BZX884S-C7V5	5J	-	-

表10包含"限值"。定义了最大正向电流 I_F 以及最大总功耗 P_{tot} ,接下来就是最大结温 T_j 和允许的环境温度范围 T_{amb} 和存储温度范围 T_{stg} 。

表10:示例齐纳二极管数据手册中的指定限值。

依照绝对最大额定值系统(IEC 60134)。									
符号	参数	条件	最小值	最大值	单位				
I _F	正向电流			-	200	mA			
P _{tot}	总功耗	T _{amb} =25°C	[1]	-	365	mW			
Tj	结温			-	150	°C			
T _{amb}	环境温度			-55	+150	°C			
T _{stg}	存储温度			-65	+150	°C			

[1] 贴装在FR4单端70µm镀锡铜PCB上的器件,标准管脚尺寸。

表11详细说明了单端70μm镀铜PCB上的R_{th(j-a)},标准管脚尺寸。该值还可以根据表 10中给出的限值使用(150K-25K)/0.365W计算得出。

表11: 示例齐纳二极管数据手册中结至环境的热阻定义。

符号	参数	条件		最小值	典型值	最大值	单位
R _{th(j-a)}	结至环境的热阻	在自由空气中	[1]	-	-	340	K/W

[1] 贴装在FR4单端70µm镀锡铜PCB上的器件,标准管脚尺寸。

在显示"特性"的表12中,提供了IF为10mA时的最大正向压降,如表6中所示。

表12: 示例齐纳二极管数据手册中的"特性"部分。

$T_j = 25^{\circ}C$,	除非另有规定						
符号	参数	条件		最小值	典型值	最大值	单位
V _F	正向电压	I _r =10mA	[1]	_	_	0,9	V

[1] 脉冲测试: t_p≤300μs; δ≤0.02

表13中汇总的3个表列出了二极管的几个非常重要的参数。第一列为扩展名,第二列为每种二极管的精度范围。第三列为反向电流为5mA时的最小和最大 V_Z 值。当 V_Z 等于或高于27V时,测试电流减少。使用2mA而非5mA的 I_Z ,因为如果击穿电压较高, 且P = $V_Z * I_Z$,功耗就会变得非常高。我们在量产过程中还测试了其他工况,以确保整个 V_Z - I_Z 曲线在反向截止区域中正确无误,以及在正向传导和击穿区域中正确无误。

差分电阻定义为r_{dif}=<u>Av</u>,列在第四列中。这是V_ZI_Z曲线的陡峭度。理想情况为0欧姆 动态电阻或垂直曲线。在这种情况下,V_Z不会随着反向电流而变化,且击穿电压保 持稳定,不受所施加电流的影响。

第五列为2/3 V_{BR}时的最大反向电流或漏电流。第六列为I_Z = 5mA时的热系数S_Z(单位:mV/K)。击穿电压取决于结温,并可使用以下简单公式计算:

 $V_Z = V_{Z(nominal)} + S_Z \times (T_j - 25^{\circ}C)$

对于低压齐纳二极管,S_Z为负系数,所以V_Z随温度下降。击穿机制为齐纳效应。当高于6V左右时,S₇标志发生变化,且雪崩效应变得显著。

最后一列为在 $V_{R} = 0V和f = 1MHz$ 条件下测试的二极管电容Cd。

表13:每个类型(BZX884S-B2V4至BZX884S-C24)的特性

		工作电压 V _Z (V)		差分电 r _{dif} (Ω	1阻)			反向电 I _R (µA)	流	温度系数 S _Z (mV/K)		二极管电容 C _d (pF) [1]
(884S		I _Z =5mA		I _Z =1mA I _Z =5mA					I _Z =5mA			
BZX	Sel	最小值	最大值	典型值	最大值	典型值	最大值	最大值	V _R (V)	最小值	最大值	最大值
2V4	В	2.35	2.45	275	600	70	100	50	1.0	-3.5	0.0	260
	С	2.20	2.60									
2V7	В	2.65	2.75	300	600	75	100	20	1.0	-3.5	0.0	260
	С	2.50	2.90									
3V0	В	2.94	3.06	325	600	80	95	10	1.0	-3.5	0.0	260
	С	2.80	3.20									
3V3	В	3.23	3.37	350	600	85	95	5	1.0	-3.5	0.0	260
	С	3.10	3.50									
3V6	В	3.53	3.67	375	600	85	90	5	1.0	-3.5	0.0	260
	С	3.40	3.80									
3V9	В	3.82	3.98	400	600	85	90	3	1.0	-3.5	0.0	260
	С	3.70	4.10									
4V3	В	4.21	4.39	410	600	80	90	3	1.0	-3.5	0.0	260
	С	4.00	4.60									
4V7	В	4.61	4.79	425	500	50	80	3	2.0	-3.5	0.2	170
	С	4.40	5.00									
5V1	В	5.00	5.20	400	480	40	60	2	2.0	-2.7	1.2	170
	С	4.80	5.40									
5V6	В	5.49	5.71	80	400	15	40	1	2.0	-2.0	2.5	170
	С	5.20	6.00									
6V2	В	6.08	6.32	40	150	6	10	3	4.0	0.4	3.7	120
	С	5.80	6.60									
6V8	В	6.66	6.94	30	80	6	15	2	4.0	1.2	4.5	120
	С	6.40	7.20									
7V5	В	7.35	7.65	30	80	6	15	1	5.0	2.5	5.3	150
	С	7.00	7.90									

Tj=25℃,除非另有规定												
		工作电压 V _Z (V)		差分电 r _{dif} (Ω	1阻)			反向电流 I _R (µA)		温度系数 S _Z (mV/K)		二极管电容 C _d (pF) [1]
(884S		I _Z =5mA		I _Z =	I _Z =1mA I _Z =5mA		5mA			I _Z =5mA		
BZ	Sel	最小值	最大值	典型值	最大值	典型值	最大值	最大值	V _R (V)	最小值	最大值	最大值
8V2	В	8.04	8.36	40	80	6	15	0.7	5.0	3.2	6.2	150
	С	7.70	8.70									
9V1	В	8.92	9.28	40	100	6	15	0.5	6.0	3.8	7.0	150
	С	8.50	9.60									
10	В	9.80	10.20	50	150	8	20	0.2	7.0	4.5	8.0	90
	С	9.40	10.60									
11	В	10.80	11.20	50	150	10	20	0.1	8.0	5.4	9.0	85
	С	10.40	11.60									
12	В	11.80	12.20	50	150	10	25	0.1	8.0	6.0	10.0	85
	С	11.40	12.70									
13	В	12.70	13.30	50	170	10	30	0.1	8.0	7.0	11.0	80
	С	12.40	14.10									
15	В	14.70	15.30	50	200	10	30	0.05	10.5	9.2	13.0	75
	С	13.80	15.60									
16	В	15.70	16.30	50	200	10	40	0.05	11.2	10.4	14.0	75
	С	15.30	17.10									
18	В	17.60	18.40	50	225	10	45	0.05	12.6	12.4	16.0	70
	С	16.80	19.10									
20	В	19.60	20.40	60	225	15	55	0.05	14.0	14.4	18.0	60
	С	18.80	21.20									
22	В	21.60	22.40	60	250	20	55	0.05	15.4	16.4	20.0	60
	С	20.80	23.30									
24	В	23.50	24.50	60	250	25	70	0.05	16.8	18.4	22.0	55
	С	22.80	25.60									

[1] f=1MHz; V_R=0V

BZX884S-B27至BZX884S-C75

Tj=25℃,除非另有规定													
		工作电 V _Z (V)	压	差分电 r _{dif} (Ω	3阻)			反向电流 I _R (µA)		温度系数 S _Z (mV/K)		二极管电容 C _d (pF) [1]	
884S		I _Z =2mA		I _Z =0	I _Z =0.5mA I _Z =		2mA			I _Z =2mA			
BZX		最小值	最大值	典型值	最大值	典型值	最大值	最大值 V _R (V)		最小值 最大值		最大值	
27	В	26.50	27.50	65	300	25	80	0.05	18.9	21.4	25.3	50	
	С	25.10	28.90										
30	В	29.40	30.60	70	300	30	80	0.05	21.0	24.4	29.4	50	
	С	28.00	32.00										
33	В	32.30	33.70	75	325	35	80	0.05	23.1	27.4	33.4	45	
	С	31.00	35.00										
36	В	35.30	36.70	80	350	35	90	0.05	25.2	30.4	37.4	45	
	С	34.00	38.00										
39	В	38.20	39.80	80	350	40	130	0.05	27.3	33.4	41.2	45	
	С	37.00	41.00										
43	В	42.10	43.90	85	375	45	150	0.05	30.1	37.6	46.6	40	
	С	40.00	46.00										
47	В	46.10	47.90	85	375	50	170	0.05	32.9	42	51.8	40	
	С	44.00	50.00										
51	В	50.00	52.00	90	400	60	180	0.05	35.7	46.6	57.2	40	
	С	48.00	54.00										
56	В	54.90	57.10	100	425	70	200	0.05	39.2	52.2	63.8	40	
	С	52.00	60.00										
62	В	60.80	63.20	120	450	80	215	0.05	43.4	58.8	71.6	35	
	С	58.00	66.00										
68	В	66.60	69.40	150	475	90	240	0.05	47.6	65.6	79.8	35	
	С	64.00	72.00										
75	В	73.50	76.50	170	500	95	255	0.05	52.5	73.4	88.6	35	
	С	70.00	79.00										

[1] f=1MHz; V_R=0V
图41显示了二极管BZX884S-B/C6V8的正向I-V曲线,其中I_F为对数尺度。



图41 | 正向电流与正向电压的函数关系; BZX884S-B/C6V8-Q典型值。

图42描述了温度系数Sz如何随着工作电流Iz变化。较低的工作电压会对该系数产生十分显著的影响。从图43中可以得出,在工作电压高于7.5V的情况下,Sz在整个Iz范围内几乎为常数。



图42 | 温度系数与工作电流的函数关系; BZX884S-B/C2V4-Q至B/C4V7-Q典型值。 **图43** | 温度系数与工作电流的函数关系; BZX884S-B/C5V1-Q至B/C15-Q典型值。 2

对于齐纳二极管,反向I-V特性显示了如何有效地使用该器件来稳定电压。如图44所示,对于低齐纳电压,击穿电压与反向电流相比显著增加。该图描述了2.4V至6.8V的反向I-V曲线。图45和图46显示了BZX884S系列中高压齐纳二极管的反向特性。这些器件非常接近理想的齐纳二极管,即在标称Vz电压下具有垂直的I-V特性,所以反向电流Iz不会对击穿电压产生影响。





图45 | 反向电流与反向电压的函数关系; BZX884S-B/C7V5-Q至B/C24-Q典型值。

图44 | 反向电流与反向电压的函数关系; BZX884S-B/C2V4-Q至B/C6V8-Q典型值。



图46 | 反向电流与反向电压的函数关系; BZX884S-B/C27-Q至B/C75-Q典型值。

2

2

2.7.3 齐纳二极管封装概述

Nexperia提供各种封装的齐纳二极管。表14显示了所有选项,从小封装DFN1006到 具有越来越高功率性能的大封装(如SOT223)。

第3列中的值要求将器件贴装在标准管脚尺寸的FR4 PCB上。该电路板采用单端镀锡铜。

表14: Nexperia的齐纳二极管封装、配置和Ptot额定值。

封装名称	配置	P _{tot} (mW)
DFN1006BD-2 (SOD882BD)	单配置	365
DFN1006(D)-2 (SOD882)	单配置	250
SOD523	单配置	300
SOD323	单配置	300/400/490
SOD323F	单配置	310
SOT23	单/双配置	250/300
SOT323	单/双配置	250/275/300/350
SOD123	单配置	365/590
SOD123F	单配置	500/830
SOT89	单配置	1000
SOT223	单配置	1500
SOD80C (MiniMelf)	单配置	500
SOD27 (DO-35)	单配置	500
SOD66 (DO-41)	单配置	1000/1300



数据手册参数

3.1 引言

在为任何应用选择最适合的二极管时,除了查看数据手册别无他法。选择时需要非常 小心,因为不同的半导体制造商会在不同条件下指定相同的参数,从而很难对两种不 同的产品进行比较。了解到这一点,就说明理解数据手册中的参数是成功进行应用设 计的关键。

本章的目的是通过Nexperia二极管数据手册为工程师提供有效的解决方案,并重点 介绍特殊应用和技术相关参数。我们以PMEG45T20EXD-Q数据手册为例。 PMEG45T20EXD-Q是一款符合汽车标准(符合AEC-Q101标准)的45V 2A MEGA(高 能效通用型)Trench肖特基势垒整流二极管。在本例中,45V为反向截止电压,2A为 平均直流正向电流。

3.2 了解Nexperia数据手册中的参数及其位置

由于Nexperia提供广泛的二极管产品组合,特殊二极管产品的某些部分可能会偏离通用结构。尽管如此,以下小节代表Nexperia二极管的通用数据手册结构。齐纳二极管数据手册涉及全系列二极管,而不仅仅是单个产品。因此,它们包含特殊小节,其中有一个特定参数表,如击穿电压V₇、热系数V₇等。

3.2.1 快速参考数据

数据手册中的第4节是一个很好的初期指标,表明特定二极管是否适用于目标应用。 在"快速参考数据"部分,表中总结了器件最重要的电气特性。表15显示了从 PMEG45T20EXD-Q数据手册各节中节选的内容。

3

符号	参数	条件			典型值	最大值	单位
I _{F(AV)}	平均正向电流	δ=0.5; f=20kHz; 方波; T _{sp} ≤166℃		-	-	2	A
V _R	反向电压	T _j =25°C		-	-	45	V
V_{F}	正向电压	I _F =2A;脉冲; T _j =25°C	[1]	-	500	560	mV
I _R	反向电流	V _R =45V; 脉冲; T _j =25°C	[1]	-	4	25	μA
		V _R =45V; 脉冲; T _j =125℃	[1]	-	3	9	mA

表15:示例:PMEG45T20EXD-Q数据手册之外的快速参考数据。

[1] 非常短的脉冲,用于保持稳定的结温。

二极管的平均正向电流I_{F(AV)}规定了不会因为过热而受损的特定波形的电流能力。比 较多个I_{F(AV)}额定值时,必须特别注意测量条件。Nexperia指定了20kHz方波的I_{F(AV)}, 占空比 δ 为50%。图47中给出了占空比定义。在 δ 为0.5,开关频率f为20kHz时, t₂= $\frac{1}{20kHz}$ =50µs且t₁=t₂· δ =25µs。





典型波形的电流额定值可使用以下方程获得:

$$\begin{split} I_{F(AV)} &= I_M \cdot \delta \\ I_{RMS} &= I_{F(AV)} \text{ at } DC \,\&\, I_{RMS} = I_M \cdot \sqrt{\delta} \end{split}$$

这里,I_M定义为电流峰值,I_{RMS}为均方根电流(RMS)。在直流条件下,I_{RMS}等于平均 电流。换句话说,在直流条件下或相同值的任何其他直流电流条件下,I_{RMS}值可实现 与I_{F(AV)}相同的散热效应。一些供应商使用正60Hz半正弦波来指定I_{F(AV)}。通过计算两 种电流波形在半正弦波的两个周期内的平均功率,我们发现方波的平均功率与半正弦 波本身大致为同一个数量级。

请注意:I_{F(AV})额定值是根据最大焊点温度指定的。在这种情况下为166℃。

"快速参考数据"表中的下一个值为反向截止电压V_R。该值决定了二极管在开始击 穿操作之前能够承受的最大允许反向电压,这通常会损坏器件。反向截止电压以及平 均电流是Nexperia二极管命名惯例中使用的主要参数。因此,PMEG45T20EXD-Q的 V_R为45V,最大I_{F(AV)}为2A。如1.3小节中所述,正向特性和反向特性都表现出较强的 温度依赖性。因此,讨论"快速参考数据"部分中的正向电压和漏电流时,应该强调 的是,这两个值是在室温条件下使用非常短的脉冲测得的(表15中的脚注1),以免 自热。二极管的正向压降(V_F)决定了二极管正向偏置时的传导损耗。这在高效应用(如 SMPS)或反向极性保护中非常重要。此时,V_F应保持尽可能低。"快速参考表"中 的最后一个值为反向电流I_R,亦称为漏电流。这是反向偏置时将通过二极管的电流 量。对于反向功耗P_R=V_R×I_R,漏电流I_R定义了在给定反向电压下生成的反向功耗。

3

数据手册参数

3

3.2.2 引脚分布、订购和标记信息

在讨论了最具相关性的技术参数后,第5-7节将讨论产品特定信息,比如订购代码和标记,如表16中所示。在原型设计阶段使用器件,同时使用手动组装时,简化外形列中的透明顶部视图非常有用。

表16: PMEG45T20EXD-Q的引脚分布信息。

引脚	符号	描述	简化外形	图形符号
1	К	阴极	ST B	Γ/1
2	A	阳极	антника сгране (воозазне)	K A sym001

"订购信息"表(表17)包含唯一型号。如果芯片可用于多种封装,这就变得更加 重要。如果是这种情况,最后一个字母(对于新封装来说,为最后两个字母)为封装 标识。除了型号,还提供了封装名称、主体尺寸和版本信息。

表17: PMEG45T20EXD-Q的订购信息。

型号	封装						
	名称	描述	版本				
PMEG45T20EXD-Q	CFP2-HP	SOD323HP: 塑料表面贴装 封装,带可焊引脚端; 2.2 × 1.3 × 0.68mm主体	SOD323HP				

3.2.3 限值

第8节是数据手册最重要的部分,开始操作器件之前,应仔细研读。限值规定了器件 可运行的绝对最大额定值。这些值由Nexperia提供保证,且符合"绝对最大额定值系 统"(IEC60134)规定。我们不建议使用超出这些值或任何其他条件的应力,也不对此 做出任何保证。长时间暴露在绝对最大额定值条件下可能还会影响器件功 能。PMEG45T20EXD-Q的限值如表18所示。 3

表18: PMEG45T20EXD-Q的限值。

符号	参数	条件		最小值	最大值	单位
V _R	反向电压	T _j =25°C		-	45	V
I _F	正向电流	δ=1; T _{sp} ≤165°C		-	2.8	А
I _{F(AV)}	平均正向电流	δ=0.5; f=20kHz; 方波; T _{sp} ≤166℃		-	2	A
I _{FSM}	非重复正向电流峰值	t _p =8.3ms;半正弦波; T _{j(init)} =25℃		-	22	A
P _{tot}	总功耗	T _{amb} ≤ 25°C	[1]	-	0.65	W
			[2]	-	1.2	W
Тj	结温			-	175	°C
T _{amb}	环境温度			-55	175	°C
T _{stg}	存储温度			-65	175	°C

[1] 贴装在FR4单端镀锡铜印刷电路板(PCB)上的器件,标准管脚尺寸。

[2] 贴装在FR4 1cm²阴极单端镀锡铜贴装焊盘PCB上的器件。

我们已在"快速参考数据"部分中讨论了反向电压V_R和平均正向电流I_{F(AV)}。与I_{F(AV)}相比,正向电流IF规定了占空比为1时(换而言之,直流条件下)允许的最大恒定电流。这里,焊点温度一直保持在165°C以下。与I_F相反,非重复正向电流峰值I_{FSM}规定了允许的最大单电流脉冲。因此,I_{FSM}是二极管浪涌电流能力的衡量标准。值得注意的是,I_{FSM}仅适用于单次事件,如启动时的浪涌电流或抛负载情景。用于表征这一点的测试脉冲为单周期半正弦波,脉冲长度tp为8.3ms,相对于60Hz半正弦波。此脉冲具有历史背景,因为二极管最初用于将50/60Hz电源从交流电转变成直流电。电流脉冲如图48所示,适用于I_{FSM}值为50A的二极管。



图48 | I_{FSM}测量:夹片粘合二极管的半正弦波,脉冲宽度为8.3ms。

经验表明,当比较同一封装中具有不同活动芯片面积(图49)或采用不同粘合技术 (图50)的两个器件时,器件的IFSM能力将存在显著差异。甚至贴装条件也会对I_{FSM} 产生影响。



图49 | 5.5ms方波脉冲的IFSM与活动芯片面积的函数关系。



图50 | 不同粘合技术的D²PAK概率图。

此外,尝试模拟不同脉冲长度的I_{FSM}并非那么简单,因为不存在完全的线性关系。可以说,如果结温未超过硅限制,I_{FSM}会在短脉冲条件下增加,反之亦然。与短脉冲相比,长脉冲条件下的封装功耗能力和焊点连接会影响I_{FSM}能力。这里,产生的所有热量都需要在结中耗散。测量I_{FSM}时,初始结温T_{j(init}为25°C。在经受测试脉冲时,器件结温会升高,因此当T_{i(init}高于25°C时,I_{FSM}会快速降低。

总功耗(Ptot)是在未超过允许的最大结温(本例为175℃)时,二极管在稳态运行期间 能够耗散的最大允许功耗。测量期间,环境温度控制在不超过25℃。Ptot在很大程度 上取决于贴装条件,如表18中的PMEG45T20EXD-Q所示。表18中有两个Ptot值。第 一个值适用于PCB上的标准管脚尺寸,如数据手册最后部分Nexperia的管脚尺寸建议 所述。这里并未提供至PCB的最佳散热值,因此无法充分利用CFP2-HP封装的优势。 对于表中的第二个Ptot值,情况有所不同。该功耗适用于阴极焊盘片上的1cm²散热 器。这种情况与四层PCB的热性能相当,与标准管脚尺寸相比,它使 PMEG45T20EXD-Q能够耗散近两倍的连续功率。为了清楚呈现,图51中显示了两种 布局版本。

3



图51 | CFP2-HP测试板示例: 阴极的1cm²贴装焊盘与标准管脚尺寸。

最大结温T」決定了芯片的温度极限。违反此极限规定可能会对二极管造成不可逆的损坏,同时超过任何其他限值亦是如此。最大环境温度T_{amb}通常等于最大T_J。存储温度T_{stg}亦是如此。最小和最大T_{amb}表示在满足数据手册中其他参数要求的同时,器件可承受的环境温度。T_{stg}设置器件在不影响可靠性的情况下存放的温度范围。对于长期存放,惰性气体可防止器件老化。

3.2.4 热特性

数据手册的这一小节介绍了在考虑了不同参考点和条件的情况下器件的热特性。热阻 (R_{th})是一种稳态参数,表示器件在恒定功率流和直流条件下的发热量。因此,其单位 为开尔文/瓦。在其他数据手册中,有时会表示为摄氏度/瓦。因为热阻描述的是温 差,所以两种单位都一样。下标j-x表示从结点到特定参考点的温差。图52所示典型 夹片粘合封装的横截面中显示了重要热通道的高级可视图。



图52 | 典型的铜夹片粘合FlatPower封装的横截面—高亮显示了热通道。

Nexperia使用两种不同的热阻来指定其器件的热特性。第一个值为结到环境的热阻,可以通过索引(j-a)来识别。第二个值为结到阴极焊盘片上焊点的热阻(表示为图52中的"第一个热通道"),索引为(j-sp)。出于完整性考虑,图52还显示了从结到外壳顶部的次要热通道。如果要考虑顶部散热,该热通道可能会比较重要。Nexperia的一些封装(如CCPAK12)支持顶部散热。SMD器件的主要热通道是从结到焊点再进入PCB。若要通过使用R_{th(j-a})来比较不同供应商的封装,检查对R_{th(j-a})有重大影响的PCB 类型和管脚尺寸等参数也至关重要。表19显示了直流条件下PMEG45T20EXD-Q的热特性。

表19: PMEG45T20EXD-Q的热特性。

符号	参数	条件		最小值	典型值	最大值	单位
R _{th(j-a)}	结至环境的热阻	在自由空气中	[1] [2]	-	-	230	K/W
			[1] [3]	_	_	125	K/W
R _{th(j-sp)}	结点与焊点之间的 热阻		[4]	-	-	6	K/W

[1] 肖特基势垒二极管还必须考虑热失控,因为有些应用的反向功耗PR是总功耗的重要组成部分。

[2] 贴装在FR4单端镀锡铜印刷电路板(PCB)上的器件,标准管脚尺寸。

[3] 贴装在FR4 1cm²阴极单端镀锡铜贴装焊盘PCB上的器件。

[4] 阴极焊盘片上的焊点。

Nexperia指定了两种不同贴装条件的结到环境热阻R_{th(j-a)}。第一个值对使用标准管脚 尺寸有效。它可提供最高热阻,因为二极管的热通道有限。与使用1cm²阴极散热器 的第二个值相比,在相同的耗散功率下,此时二极管可以更快速地发热。如表19中 的脚注1所述,当二极管内部由于漏电流产生的反向功耗超过封装耗散的功率时,二 极管就会发生故障。这称为"热失控",我们将在第3.3节中更详细地进行说明。为 避免这种情况,应遵守以下公式:

$$\frac{\delta P_{diss}}{\delta T_J} < \frac{I}{R_{tb(j-a)}}$$

图53显示了在PMEG45T20EXD的连续功耗为1.07W,使用红外摄像头测量时,标准 管脚尺寸布局与使用1cm²散热器的热图比较。热平衡期间的温差超过30°C。请注 意,红外摄像头只捕获顶部温度。实际结温更高。



图53

在1.07W连续功耗下, 使用红外摄像头测量 PMEG45T20EXD-Q的 标准管脚尺寸(上)与 1cm²散热器的管脚尺寸 的结果比较。

表19中的R_{th(j-sp)}表征了从结通过引脚框架到阴极焊盘片上焊点的热传输。它不受 PCB类型或管脚尺寸类型的影响。因此,该参数无需定义贴装条件。R_{th}描述了稳态 运行,而热阻抗Z_{th}则代表动态热特性。由于Z_{th(j-x})为动态参数,所以它在曲线中 显示为与不同占空比的脉冲持续时间的函数关系。占空比定义请参见图47。占空比 为0表示单脉冲操作,占空比为1表示直流操作。图54显示了一组Z_{th(j-a)}曲线,即 PMEG45T20EXD-Q的脉冲持续时间与占空比的函数关系。 3

欻据手册参数



图54 | Z_{th(j-a)}为PMEG45T20EXD-Q的脉冲持续时间与占空比的函数关系;典型值。

这些曲线反映出的关键信息是,器件可在小占空比或短脉冲下维持更大功率。在功耗 给定的情况下,可通过以下公式计算结温的升高:

$$\Delta T = |Z_{th(j-x)}| \cdot P_{diss}$$

其中,P_{diss}为二极管耗散的功率。Z_{th(j-x)}表示器件如何响应瞬态热事件,并在长脉冲 下收敛至热阻R_{th}。针对稳态条件,以上公式可写成:

$$\Delta T = |R_{th(j-x)}| \cdot P_{diss}$$

有关热阻推导的更详细信息,请参见第4章。

3.2.5 电气特性

数据手册第10节中描述了二极管的全部电气特性。这里所述的反向和正向参数是使 用非常短的脉冲测得的,以避免器件自热。

表20: PMEG45T20EXD-Q的数据手册特性。

符号	参数	条件		最小值	典型值	最大值	单位
V _{(BR)B}	反向击穿电压	l _R =1mA;脉冲;T _j =25℃	[1]	45	-	-	V
V _F	正向电压	I _F =0.1A;脉冲;T _j =25℃	[1]	-	330	385	mV
		I _F =0.5A;脉冲;T _j =25℃	[1]	-	390	445	mV
		I _F =0.7A;脉冲;T _j =25℃	[1]	-	410	465	mV
		I _F =1A;脉冲;T _j =25℃	[1]	-	430	490	mV
		I _F =2A;脉冲;T _j =25℃	[1]	-	500	560	mV
		I _F =2A;脉冲;T _j =-40℃	[1]	-	540	600	mV
		I _F =2A;脉冲;T _j =125℃	[1]	-	440	500	mV
		I _F =2A;脉冲;T _j =150°C	[1]	-	430	490	mV
I _R	反向电流	V _R =10V;脉冲;T _j =25℃	[1]	-	2	10	μA
		V _R =45V; 脉冲; T _j =25℃	[1]	-	4	25	μA
		V _R =45V; 脉冲; T _j =125℃	[1]	-	3	9	mΑ
		V _R =45V;脉冲;T _j =150°C	[1]	-	11	40	mΑ
CD	二极管容量	$V_R=4V$; f=1MHz; T _j =25°C		-	160	-	рF
		V _R =10V; f=1MHz; T _j =25°C		-	100	-	рF
t _{rr}	反向恢复时间阶跃 恢复	I _F =0.5A; I _R =1A; I _{R(meas)} =0.25A; T _j =25°C		-	5	-	ΠS
	反向恢复时间斜坡 恢复	dl _F /dt=100A/µs; I _F =1A; V _R =30V, T _j =25°C		-	9	-	ΠS
I _{RM}	反向恢复电流峰值	dl _F /dt=100A/µs; I _F =1A; V _R =30V, T _j =25°C		-	0.38	-	A
Q _{RR}	反向恢复电荷	dl _F /dt=100A/µs; I _F =1A; V _R =30V, T _j =25°C		-	2.5	_	nC
V _{FRM}	正向恢复电压峰值	I _F =0.5A; dl _F /dt=20A/µs; T _j =25°C		-	405	-	mV

[1] 非常短的脉冲,用于保持稳定的结温。

89

如第1章所述,二极管有三种不同的工作状态。要进入击穿工作模式,反向电压必须 高于或等于反向击穿电压V_{(BR)R}。我们在讨论快速参考数据的一节中已经介绍了正向 压降V_F。表20给出了不同工作点和结温下的V_F。若要了解正向特性的更详细表示, 应研究正向电流与正向电压之间的函数关系,如图55所示。这些曲线涵盖器件的完 整温度范围,并允许用户估计器件在不同条件下的性能。

关于正向特性,我们提供了不同工作点的反向特性。如快速参考一节中所述,当温 差为100°C时,PMEG45T20EXD-Q的反向电流增加3个数量级。如果温度保持恒 定,且V_R减少4倍,那么I_R只会减少2倍。图56描述了不同温度下反向电流与反向电 压的函数关系。



图55 | 正向电流与正向电压的函数关系; PMEG45T20EXD-Q的典型值。



图56 | 反向电流与反向电压和温度的函数关系; PMEG45T20EXD-Q。

以下参数描述了二极管的瞬态响应。由于结的特性,施加的电压发生任何变化都会导致电荷载流子数量的变化。如果施加反向电压,则电荷存储在耗尽区。然后,该电荷就像是一个并联平板电容。由此产生的电容称为结电容C_D,在给定电压变化下与电荷变化直接相关: $C_D = \frac{Q}{dV_R}$ 。结电容亦称为过渡电容,在其他供应商的数据手册中表示为C_T。由于结电容通常随电压和频率而变化,所以指定的C_D对应专用频率。包括Nexperia在内的许多制造商指定的C_D对应1MHz,并提供其与反向电压之间的函数关系,如图57中所示。电容C_D随反向电压的增加而降低。



器件在一次电流换向后建立完整阻断能力所需的时间称为反向恢复时间t_{rr}。Nexperia 提供两种反向恢复时间。一种适用于阶跃响应(如图58所示),另一种适用于斜坡 响应(如图59所示)。1.4.2节中详细描述了斜坡恢复的t_{rr}定义,包括数据手册中的 所有相关参数,如反向恢复电流峰值I_{RM}和反向恢复电荷Q_{rr}。总而言之,斜坡恢复的 t_{rr}是一个重要的设计参数,在开关应用中必须始终考虑这个参数,因为二极管t_{rr}会限 制最大开关速度。



图58 | 反向恢复定义; 阶跃恢复。

图59 | 反向恢复定义; 斜坡恢复。

阶跃恢复的t_{rr}决定了二极管在极性瞬变后恢复阻断状态所需的时间。t_{rr}由两个时间区间组成。第一个时间区间是将存储电荷(过剩载流子形式)转移至各自区域而导致的延迟,称为存储时间。在此期间,负电流I_R会流经二极管。从这种状态恢复至指定反向电流水平I_{R(meas)}的时间称为转换时间。根据二极管的t_{rr},可将其分为快速和慢速恢复二极管。t_{rr}的范围在几微秒(PN结)到几纳秒(肖特基二极管)之间。

反向恢复时间描述了二极管从导通状态变为关断状态时的行为,而正向电压峰值则衡 量在二极管导通后以及降至导通V_F之前会出现的过冲压降。因此,它是正向恢复tfr 的一种衡量标准。与斜坡恢复t_{rr}一样,正向恢复是针对指定斜坡定义的,而该斜坡则 是在表20所示测量条件下定义的。图60中给出了正向恢复的定义。



图60 | 正向恢复定义。

3

3

由于此类di/dt行为通常出现在具有限流电感的开关应用中,所以V_{FRM}是二极管选择 过程中需要考虑的一个重要参数,因为它可能会影响传导损耗。

3.2.6 数据手册温度曲线

本节涵盖了特性一节中的部分温度曲线。

图61显示了平均反向功耗P_{R(AV)}与V_R的函数关系。由于几乎在漏电流通过二极管的同时 存在施加的反向电压,所以在关断状态下仍会有功耗。我们给出了恒定100°CT」(此 图中忽略了自热)和不同占空比δ的曲线图。占空比就是二极管的反向时间除以周期 时间T。与较大的δ相比,较小δ的平均功耗更少。因为I_R随V_R的增加呈指数级增加, 所以P_{R(AV)}也会增加(P_{R(AV)}=V_R×I_R)。



图61 | 平均反向功耗与反向电压的函数关系; 典型值。

接下来的两个曲线图(图62和图63)显示了恒定175℃T」(最大结温)和不同占空比下的I_{F(AV)}与T_{amb}的函数关系。开关频率设置为20kHz。两个曲线图之间的区别在于贴装条件。图62显示了标准管脚尺寸的I_{F(AV)},而图63则为连接至阴极的1cm²贴装焊盘的I_{F(AV)}。这些曲线图与数据手册中的Z_{th}图一致。下一章将说明I_{peak}与平均正向电流(与环境温度呈函数关系)之间的关系,以及与曲线形状之间的关系。





图64 | 平均正向电流与焊点温度的函数关系; 典型值。

图64描述了I_{F(AV)}与T_{sp}之间的关系,而不 是如之前的图中所示与T_{amb}之间的关 系。从图64可以看出,可提取直流条件 下允许的最大焊点温度用于脉冲操作。



图63 | 平均正向电流与环境温度的函数关系; 典型值 – 1cm²贴装焊盘。



最后一组曲线描述了三种不同条件下V_{Rmax}相对于结温的降额。这些图基本上定义了 二极管的反向安全工作区:

1. FR4 PCB上的标准管脚尺寸(Rth(i-a) = 230K/W)-图65

2. FR4 PCB上1cm²阴极贴装焊盘(R_{th(j-a)} = 125K/W)-图66

3. 阴极焊盘片上的焊点R_{th(i-s)} = 6K/W - 图67

数据手册参数

这些曲线表明,通过对PCB进行良好的散热管理,可在一定程度上补偿V_{Rmax}的降额。有关安全工作的更多详细信息,请参见4.3。



图65 | 最大降额反向电压与结温的函数关系; 典型值 – 结到环境的热阻,针对标准管脚尺寸的 定义。





图66 | 最大降额反向电压与结温的函数关系; 典型值 – 结到环境的热阻,针对1cm²阴极贴装焊 盘的定义。

图67 | 最大降额反向电压与结温的函数关系; 典型值 – 结焊点R_{th(i-s)} = 6K/W的热阻。

3.2.7 封装尺寸和推荐的回流焊管脚尺寸

最后两个小节提供了封装尺寸(图68)和推荐的回流焊管脚尺寸(图69)信息。



图68 | CFP2-HP (SOD323HP)封装尺寸。

封装尺寸是显示封装第一角投影(European Projection——如图68右下角的符号所示)的技术图纸。

推荐的回流焊管脚尺寸提供了针对特定管脚尺寸设置的阻焊层(防氧化层,同时还可防止在间隔紧密的焊盘之间形成焊桥)、锡膏(决定钢网上焊盘的开口尺寸)和焊接面(引脚的实际焊盘,通常比管脚本身稍大)方面的层信息。此外,PCB上的占用面积可从图69中的图纸推导出来。所有尺寸的单位均为mm。建议CFP2-HP管脚的钢网厚度为0.1mm。



图69: CFP2-HP (SOD323HP)的回流焊管脚尺寸。



热性能考量

4.1 二极管作为热系统

典型的小信号或中等功率半导体器件可分解为一些定义器件热特性的主要器件。

图70a显示了焊线半导体器件的简单结构图,包含主要器件的引脚框架、半导体芯 片、焊线和封装。对于一些更注重功率的封装架构,可使用更类似于引脚框架的夹片 框架接头来取代焊线(称为夹片粘合封装)。示意图如图70b所示。

第三类封装包括面积相当大的附加端子,以便将热量从器件中有效地耗散到周围环境中,通常称为"封装散热器"。带有封装散热器的焊线器件示意图如图70c所示。此外,封装散热器与夹片框架组合可实现有效的散热和稳健的封装性能(图70d)。

PCB(印刷电路板)是小信号器件与环境的连接。它们将为器件提供电功率,并且是 将热量从器件中耗散出来的主要元件。对于较大的功率器件封装(例如:TO220), 可通过添加散热元件(如无源散热器)增加第二条热通道。

PCB对器件的整体热性能具有巨大影响。它们可以限制器件的性能,也可以通过巧妙 设计散热通道来充分发挥器件的潜能。为实现良好热特性的PCB设计本身就是一门科 学,除了第3.1.4节中会稍微提到一点之外,本手册不会对此进行详细介绍。



图70 | A: 焊线封装,例如:SOT23-B: 夹片粘合封装,例如:CFP5。 C: 带封装散热器的焊线封装,例如:DFN2020D-3。 D: 带封装散热器的夹片粘合封装,例如:LFPAK56或CFP15B。

在接下来的章节中,将介绍Nexperia所用热阻的形式定义。接下来,我们将介绍不同 封装架构的考量,最后讨论超出单芯片半导体器件的一些解释说明。

4.1.1 热阻的测量

Nexperia团队在使用不同管脚尺寸的标准化PCB上测量其小信号器件的热阻。测量结果通常在器件数据手册中显示为不同PCB的R_{th(i-a)}值。

R_{th(i-sp)}值的提取遵循JESD51-14瞬态双接口测试方法(TDIM)(专用PCB的替代方法)。

4.1.2 热阻的定义

我们可以认为,热阻完全类似于电阻。在许多情况下,这种类比有助于在做出散热决 策时从"热性能"角度思考。

定义:

两个物理点之间的电阻 $R_{(X-Y)}$ 定义为这两个点之间的温差 $\Delta T_{(X-Y)}$ 除以参考点X和Y之间路径耗散的功率 $P_{(X-Y)}$:

$$R_{(X-Y)} = \frac{\Delta T_{(X-Y)}}{P_{(X-Y)}}$$

参考点X和Y可以是所调查研究的热系统中的任一点。在Nexperia数据手册中,参考 点X通常为半导体器件的结(T_j),而参考点Y通常为封装的焊点或环境(温度)。如图 71所示。



图71 | 主要热流示意图。

4

Nexperia就是通过这种方式定义和使用表21中所示的几个通用R_{th(j-Y)}值。

表21:通用R_{th(j-Y)}值的定义。

值	符号	描述
结到环境	R _{th(j-a)}	系统的整体热阻,包括封装、焊点、PCB以及其 他可选的散热设计相关器件。
结到焊点/ 贴装基底	R _{th(j-sp)} R _{th(j-mb)}	器件的热阻。封装外面的参考点就是引脚或主要 散热通道的封装散热器。 <i>贴装基底</i> 主要用于带封 装散热器的功率导向型封装,而 <i>焊点</i> 则主要用于 小型SMD或DFN封装。
结到顶部/外壳	R _{th(j-top)} R _{th(j-c)}	从器件结到器件顶部最热点的次要散热通道的 热阻。在没有顶部散热的实际应用中,既不能 使用也不能访问该参数(参见第3.1.6节了解详细 信息)。
焊点到环境	R _{th(sp-a)}	无封装器件的整个系统的热阻。器件侧面的参考 点通常是至器件主要散热通道的连接点。环境参 考点通常是环境空气温度(通常为25℃或室温)。
结到顶部系数	Y _(j-top)	该系数表征器件结与器件顶部最热点之间的温差 与器件整体功率之间的关系。严格来说不是热阻 (参见第3.1.6节了解详细信息)。

4.1.3 近似值

通过了解热阻的形式定义,我们可以看到,对于表21中常用的R_{th}值,我们已经应用 了一些近似值,存在通常不会在实际应用和数据手册中提到的不准确性。

除了图71中针对焊线半导体器件的主要散热通道,还存在一些次要散热通道,如图 72所示。



图72 | 凸显次要散热通道的示意图。

通过探索R_{th(j-a)}值,我们可以使用第3.1.2节中提供的公式来计算热阻,因为器件的所 有功率最终都会耗散到参考点(结和环境)之间的环境中。

通过探索R_{th(j-sp)}值,我们可以得出第一个近似值。次要功耗通道(如图72所示)可 以忽略不计,且在热阻计算中可以忽略它们的影响。实际上,参考点之间的功耗小于 器件的整体功耗。

对于焊线器件,这个近似值是合理的,因为所有次要通道的影响都比较低。夹片粘合 或多芯片器件的情况更加复杂,甚至要考虑不太重要的热阻。后面的章节将介绍夹片 粘合器件、多芯片器件,并将介绍常用的"R_{th(i-c)}"或"R_{th(i-top}"值。

4.1.4 夹片粘合封装

夹片粘合封装的热性能与焊线器件有一个显著差异。器件结有两个不同的散热通道,如图73所示。沿着引脚框架(焊线器件便是如此)和沿着夹片框架,后者是与引脚框架效果相当的良好散热通道。这对于PCB的热设计而言,存在一些相关的影响和机会。



图73 | 夹片粘合封装中的散热流。

首先,R_{th(j-sp})值的定义不像焊线封装那样简单。焊线封装只有一条主要的散热通道, 而夹片粘合封装则有两条。从热阻定义而言,这意味着焊接参考点一分为二,二者不 一定需要具有相同的温度。整个器件的热阻现在是两个热阻的并联网络,它们不一定 需要位于焊点一侧的同一参考点(温度)。

但Nexperia对夹片粘合器件和焊线器件采用相同的程序来提取R_{th(r-sp)}值。该值表征了 从芯片到引脚框架再到焊点(大多数情况下是阴极引脚)的主要散热通道。如果在类 似的PCB布局中使用,这使得夹片粘合产品的价值与焊线产品相当。但器件的整体潜 力通常更高,因为在提取R_{th(i-sp)}值时,并没有100%地使用第二条通道。

存在第二条重要散热通道的事实为PCB设计创造了一些宝贵的机会。对于焊线器件, 通过单一通道(大部分通过阴极引脚)散热是唯一的选择,而对于夹片粘合器件,两 个端子都可以使用。通过在PCB上为所有端子提供良好的热通路,可显著提高系统的 热性能。下面的热模拟旨在说明这一点。 4

对采用CFP5封装的PMEG6030ELP的散热模拟表明,总散热量的35%可以通过铜夹片 转移到阳极引脚,65%通过引脚框架进入阴极引脚。这意味着有可能减少通过阳极引 脚进入PCB的大量功耗。

如果PCB设计需要,这也提供了在PCB上以不同方式放置二极管冷却焊盘的可能性。 图74中的模拟显示,如果在阳极引脚而非阴极引脚处使用1cm²的散热面积,则只能 接受总功耗减少约5%(假设最大结温为150°C)。

很明显,额外的散热通道还提供了在夹片粘合封装中耗散更多功率的可能性。如图 74所示,通过在封装的每个端子处放置0.5cm²的散热面积,与阴极侧散热面积只有 1cm²的标准设计相比,在相同结温下运行二极管的整体功耗大约会增加20%。





PCB类型	阴极引脚处的 散热面积(cm²)	阳极引脚处的 散热面积(cm²)	T _j =150°C的P _{tot} (mW)	
70µm铜单层 FR4 PCB	0.5	0.5	1337	106%
	1	0	1260	100%
	0	1	1190	94%
	6	0	1940	100%
	3	3	2329	120%

图74 | 仿真结果显示通过阳极引脚散热的潜力。通过在PCB上的每个二极管端子处放置一个0.5cm²的 散热器(右上图),与仅在阴极具有1cm²散热器的标准设计相比,在150°C的相同结温下可以多耗散 20%的功率(左上图)。

4.1.5 多芯片器件

在实际应用中,具有多个芯片的器件在热性能上可能非常复杂,因为第一个芯片的运 行状态会影响第二个芯片的(热)特性,反之亦然。严格来说,第一个器件的R_{th(j-sp)} 是第二个芯片温度的函数。

在数据手册中,Nexperia给出了其中一个芯片的R_{th(j-sp)},而第二个芯片处于非活动状态(不发热)。对于R_{th(j-sp)}检索方式与所有单芯片焊线器件相同的夹片粘合器件,也采用上述方法。这样一来,双芯片或多芯片器件的R_{th(j-sp})值也与单芯片器件相当,并且器件每个芯片都可以独立表征。由于绝大多数多芯片器件都是对称的双芯片器件,因此我们只为器件中的每个芯片提供一个有效的R_{th(j-sp)}值(而其他芯片则处于非活动状态)。

为了笼统概述器件中第二个芯片的影响,热阻R_{th(j-a)}"按芯片"(只有一个芯片处于 活动状态)和"按器件"(两个芯片T_j相同)提供。这决定了整个器件可以运行的热 范围。

4.1.6 R_{th(j-c)}以及Nexperia为何称之为Ψ(j-top)

说起R_{th(j-c)}可能令人困惑。它有多种定义,大多数时候并没有明确说明该参数的含义。在与客户的讨论中我们发现,有些人认为它是器件从结到封装散热器(例如 TO220的螺丝孔)的热阻,这与Nexperia的R_{th(j-sp)}或R_{th(j-mb)}值相同。而有些人认为 是从器件结到封装塑料主体顶部的热阻。这是次要散热通道上的热阻,使用此参数时 需要考虑一些影响。

大多数时候,小信号器件的R_{th(j-c)}参数可以认为是顶部封装温度与结温(与器件功耗 有关)之间的关系。相关应用是使用IR摄像头测量顶部封装温度,以计算结温以及器 件中的总功耗。这样做是非常有效的,但需要考虑一些注意事项。正是出于这些考 量,Nexperia将此参数称为Y_(i-top)。 首先,我们需要知道我们正在研究的是次要散热通道,这从全局角度经常会被忽略 (比较图72)。如果我们严格按照热阻的定义(见3.1.2)来计算从结到外壳(封装 顶部)的热阻R_{th(j-c)} = R_{th(j-top}),我们需要取器件结到封装顶部的温差,然后除以沿同 一(!)通道耗散的功率。注意:这不是器件运行时的总功耗,二者相差甚远。它只是总 功耗的一小部分,对于大多数小信号器件而言,它低于总功耗的1%。换言之,真实 的R_{th(j-top})在实际应用中是不可获得的,也无助于通过顶部封装温度和器件总功耗计 算结温。

严格来说,我们所讨论的系数甚至不能称之为热阻,因为温差和功耗通道是不同的概 念。因此,Nexperia将此系数称为Y_(i-top)。

与前面介绍夹片粘合封装或多芯片器件的章节一样,我们将热量视为电阻网络。同 样,该参数现在取决于参考点的条件。我们需要考虑到,通过不同耗散通路(主要和 次要)耗散的热量比例可能会根据环境条件而变化。例如,与PCB上具有高热阻的器 件相比,总体R_{th(sp-a)}较低的器件在主要耗散通道上耗散的功率比例更高。因此,这 两条通道之间的关系发生了变化,Y_(j-top)的值随环境条件而变化。

PCB不是影响该值的唯一因素。所有影响器件散热的环境条件都会影响该值:例如强制气流或自由气流;总体温度水平高或总体温度水平低;温度梯度,甚至附近表面的热辐射。Y_(j-top)参数目前仅应要求提供,不会有单一值,始终是一个范围。该参数是通过系统在不同PCB布局(即环境条件)上的热模拟来获得的。
热性能考量

4.2 正向偏置的热性能考量

与任何其他电子器件一样,二极管必须在数据手册中定义的最大结温范围内工作。在 正向偏置下,器件中发生功耗,从而增加结温。由此产生的温升不得超过规定的最大 结温。如果超过指定的结温,二极管的可靠性可能会受到影响,从而导致故障。

4.2.1 连续电流

在连续正向电流的情况下,很容易计算出通过二极管的额定电流。计算此值需要以下 输入参数:指定的最大结温T_{jmax};根据所使用的PCB类型和管脚尺寸指定的结到环境 的热阻;环境温度T_a;以及在额定T_{Jmax}和适当的I_F值下的正向压降V_F:

$$I_F = \frac{T_{jmax} - T_a}{V_F \times R_{th(j-a)}}$$

求解上述等式可得到Ta,以计算给定正向电流时的最大环境温度。

4.2.2 脉冲操作

在脉冲操作中,结温还取决于脉冲的宽度和占空比。由于这些是动态过程,因此需要 使用热阻抗Z_{th},而不是稳态热阻R_{th}。热阻抗在二极管的数据手册中根据热响应曲线 指定,如0中所述。对于给定脉冲宽度t_p、占空比δ和电流峰值I_{peak}的电流脉冲,可通 过以下公式计算出最大耐受环境温度:

$$T_a = T_{jmax} - I_{peak} \times V_F \times Z_{th(j-a)}(\delta, t_p)$$

同样, T_{jmax} 仍是最大指定结温。 V_F 是额定 T_{Jmax} 下的正向压降, $Z_{th(j-a)}(\delta, tp)$ 是结到环境的热阻抗,是脉冲宽度 t_o 和占空比 δ 的函数。

该等式还可用于计算给定环境温度下的电流峰值、平均电流和电流均方根。下面是一 个矩形信号示例:

$$I_{peak} = \frac{I_{average}}{\delta} = \frac{I_{rms}}{\sqrt{\delta}} = \frac{T_{jmax} - T_a}{V_F \times Z_{th(j-a)}(\delta, t_p)}$$

数据手册中的图表也是这样计算的,制造商使用这些图表指明平均电流取决于环境温 度和给定开关频率的焊点温度,如图75所示。如果选择焊点温度作为参考点,上面 显示的公式仍然适用,只是环境温度替换成焊点温度。



图75 | 示例二极管的平均正向电流与占空比和焊点温度及环境温度的函数关系。

请注意,图75中的平均电流以平台为界。平台由制造商设置,用于定义通过二极管 的最大均方根电流。该值由封装内部连接和外部连接的载流能力定义。

4.3 反向偏置的热性能考量

在反向偏置中,二极管漏电流引起的器件自热对于二极管的安全工作极为重要。二极 管在反向偏置下安全运行的边界由其数据手册中二极管的安全工作区(SOA)图定义。 在具有足够安全裕量的安全工作区域内运行整流二极管对实现可靠设计来说至关重 要,特别是在高功率密度或高温汽车应用中的较高环境温度条件下。本节描述了二极 管的热稳定性和相关热失控的意义;随后将演示SOA的计算。本节还探讨影响整流二 极管热限制的主要因素。

4.3.1 整流二极管作为热系统 - 热失控

反向整流二极管的热稳定性由两个因素的相互作用决定,一是引起自发热的漏电流, 二是整流二极管通过系统热阻散发该热量的能力。在热平衡期间,如果将固定环境温 度Ta作为热"接地",器件的结温可描述为以下公式:

$T_j = R_{th(j-a)} \times P_{dissipated} + T_a$

其中,R_{th(i-a)}为结温与环境温度之间的热阻,P_{dissipated}为器件耗散的功率。

稳态条件是两个竞争过程的结果: 热系统通过热阻散热的能力(见上式)和器件自己的反向漏电流导致的自热(Pgenerated)(从技术角度来讲,还有可能是开关损耗造成的),漏电流随结温而增加。这些过程如图76所示。

在图76中,表示耗散功率的曲线在环境温度下与x轴相交,然后上升,斜率与系统的 热导率(1/R_{th})成正比。当结温升高时,二极管漏电流产生的功率呈指数增长,因为 漏电流随温度呈指数增长。两条曲线的交点即为平衡条件的坐标。第一个交点对应 系统的稳定运行。只要通过自发热产生的功率小于耗散的功率,器件的结温就会下 降,并且在热平衡期间趋向稳定条件。有趣的是,这个简单的模型还解释了系统开 启时器件升温的现象,因为结温趋向稳定条件(如图76中用指向稳定条件的红色箭 头所示)。

然而,如果产生的功率大于耗散的功率(表示不稳定运行的交点),结温就会上升, 直至器件最终不具备热稳定性。我们称这种现象为"热失控"。器件将消耗越来越多 的电流,直至其由于热过载而完全失效。图77显示了由于热失控而失效的器件的x光 照片。在这种情况下,已超过焊线的熔断电流。如果使用夹片粘合封装,则芯片本身 会由于热过载而遭到破坏。环氧复合模具的变色证明器件经历了高温。

稳定运行和不稳定运行之间的温度间隔就是系统的安全裕量。该安全裕量会随着 环境温度的升高而缩小,直至稳定条件和不稳定条件重合(图78)。当发生条件 $\frac{dP_{generated}}{dT} = \frac{1}{R_{th}}$ 时,这种情况就很明显。



图76 | 平衡条件是两个并行过程的结果:整流二 极管的反向漏电流产生的功率(自热)(红线 – 编 号2) 和系统通过热导率耗散功率的能力(蓝线 – 编号1)。两条线的交点即为发生这种情况的坐 标。x轴和y轴的值为示例。



图77 | 由于热失控而失效的器件。X光照片显示已经超过焊线的熔断电流。在左图中,环氧复合模具 因受热而变色。



 图78 | 随着环境温度的升高,耗散功率曲线
 (线2) 沿x轴移动,而产生的功率曲线
 (线1) 保

 持不变。安全裕量缩小,直到稳定和不稳定条件
 重合,达到热失控条件
 $\frac{dependental}{P} = \frac{1}{R_{h}}$ 。

执性能考量

4.3.2 反向整流二极管的安全工作区(SOA)

热失控条件给出的限值定义了反向整流二极管的安全工作区域。对于每个反向偏压 V_R,可测量随结温变化的相应漏电流I_R。通过应用公式:

$$\frac{dP_{generated}}{dT} \times R_{th} \ge 1 \text{ (with } P_{generated} = V_R \times I_R)$$

可根据给定R_{th},计算每个反向偏压点的热失控温度限值。由此会生成一条曲线,显示基于整流二极管结温的最大热稳定反向电压,如图79所示。在实践中,图79中的SOA图形的用法如下:

针对已知产品R_{th(j-a)}值的给定应用,根据该图形所示,要求的最大反向电压定义了最大结温。现在,可以考虑整流二极管数据手册中给出的给定反向电压和结温下器件的漏电流,从而计算出产生的功率。最后,可使用下述公式轻松计算出允许的最大环境温度:

$$T_{amb_max} = T_{j_max} - P_{generated} \times R_{th(j-a)}$$



图79 | 整流二极管的最大反向电压和结温图。对 于给定的R_{th},降额曲线定义了整流二极管在进入 热失控前所能承受的最大反向电压。

4.3.3 技术对整流二极管SOA的影响

如前文所述,根据公式^{dP}anarated = 1/Rtb ,系统热阻对整流二极管的SOA有很大影响。因此,要扩大整流二极管的SOA,我们可以选用结点至焊点间热阻R_{th(j-sp)}较低的封装,并且/或者使用热性能更高的PCB(如陶瓷PCB)或衬底。



图80 | 五种不同整流二极管技术在100V反向偏压下测得的随温度变化的漏电流密度。

另一个重要方面是所选整流二极管技术对SOA的影响,因为产生的功率是由整流二极 管在给定偏压点的反向漏电流引起的。在比较不同技术的漏电流时,明智的做法是参 考漏电流密度,而非漏电流本身。这个方法可以消除芯片尺寸的影响,并可以公平比 较不同技术。图80中的图表显示了五种不同技术在100V反向电压下,漏电流密度随 结温变化的情况。所选技术如下:

- 100V低漏电流平面肖特基整流二极管
- 100V低Vf平面肖特基整流二极管
- 200V超快恢复整流二极管
- 120V锗化硅(SiGe)整流二极管
- 100V Trench肖特基整流二极管

与预期一致,低V_f肖特基整流二极管技术的漏电流密度最高,因为它使用具有低功函数的肖特基金属。低漏电平面肖特基技术的漏电流密度低两个数量级,表明势垒高度 对漏电流的指数影响。超快恢复整流二极管可实现最低的反向电流密度(采用标准开 关速度的恢复整流二极管甚至有望实现更低的漏电流,此次比较未显示)。有趣的 是,新型SiGe整流二极管技术的漏电流密度与超快恢复整流二极管处于同一水平。与 低漏电平面肖特基技术相比,Trench肖特基技术表现出随温度变化的反向漏电流密 度略高。这体现了Trench技术改进的IR/V_f权衡,如第1.2.3节所述。

决定整流二极管反向热稳定性的决定性因素不是漏电流本身,而是漏电流随温度增加的速率。因此,图80中的图形需要根据温度进行区分。结果将显示在图81中。由于反向漏电流密度随温度呈指数增长,其推导的漏电流密度也会呈指数增长,因此在对数尺度上呈线性。推导后(根据^{dP}enerated = $\frac{d_R}{dT} \times V_R > \frac{1}{R_{th}}$ 的热稳定性指标),顺序保持不变,SiGe和超快技术表现出最高的热稳定性潜力,而低V_F平面肖特基技术在这方面的潜力最低。





4.3.4 封装对整流二极管SOA的影响

为了研究封装对给定技术的安全工作区的影响,仍需要使用标准化电流来排除晶体尺寸的影响。因此,热阻也必须标准化。为此,热阻根据封装尺寸(严格来说,管脚尺寸)进行标准化。由此,可以计算给定反向电压的稳定性系数:

$$\frac{dJ_R}{dT} \times V_R \times R_T$$

R_T是系统的标准化热阻。

只要这个方程的结果不大于1,系统就是热稳定的;值大于1的系统最终会变得热不稳定。在图81之后,SOT23中显示了不同技术的稳定性限制。为了进行比较,标准管脚尺寸和单层PCB上SOT23的 $R_{th(j-a)}$ 已根据建议的SOT23封装面积进行了标准化。该结果表明,在这些条件下,100V反向偏压的平面低 V_f 肖特基二极管只能在41°C以下的结温下运行,不会发生热失控。另一方面,SiGe二极管和超快恢复整流二极管可以承受超过150°C的结温,而不会变得热不稳定。现在,为了比较,我们对DFN封装DFN1110D-3(SOT8015)进行相同的操作。如下文4.3.1所述,DFN封装是非常紧凑的外壳,但具有出色的热性能。结果将显示在图83中。平面低 V_f 肖特基技术在100V反向电压下的稳定性极限改变为 T_j = 62°C。尽管封装尺寸小得多,但该结果突出了DFN封装的高热潜力。请记住,此封装的结到环境的热阻绝对值大于SOT23。然而,这个值是在更小的管脚尺寸上实现的。



图82 | 采用SOT23封装的不同技术在100V反向电压下的稳定性系数。稳定性系数大于1(稳定性极限)的整流二极管将变得热不稳定。为了进行比较,单层PCB上标准封装SOT23的R_{th(j-a})已根据建议的SOT23封装面积进行了标准化。



图83 | 采用DFN1110D-3 (SOT8015)封装的不同技术在100V反向电压下的稳定性系数。稳定性系数大于1(稳定性极限)的整流二极管将变得热不稳定。为了进行比较,单层PCB上标准封装DFN1110D-3的R_{th(Fa})已根据建议的封装面积进行了标准化。



图84 | 作为热系统的SMD封装中的二极管。热量从参考点"j"(结)传递到参考点"环境"。对于瞬态过程,不仅需要考虑热阻,还需要考虑系统中的热容,根据电类比,热容必须先充电,然后热量才能传播。动态热阻抗描述了这种热传递:Z_{th(j-a)}(t_{pulse}) = <u>ar</u>_{ben}。

4.4 瞬态效应

在脉冲应用中,作为热系统的器件在运行过程中可能无法达到稳态条件。在这种情况 下,使用稳态热阻没有意义,而必须使用动态热阻抗。

4.4.1 动态热阻抗Z_{th}

动态热阻抗Z_{th}主要描述了热传递的时间依赖性。对于瞬态过程,不仅需要考虑热阻, 还需要考虑系统中的热容,根据电模拟,热容必须先充电,然后热量才能传播(图 84)。两个参考点A和B之间的瞬态热流导致这些点之间产生温差,由动态热阻抗Z_{th} 描述,它与对系统施加的脉冲存在函数关系:

$$Z_{th(A-B)}(t_{pulse}) = \frac{\partial T}{\partial P} \mid t = t_{pulse}$$

如第2章所述,Z_{th}值在数据手册中指定为一组曲线。它们可用于计算二极管在脉冲条件下作为热系统的发热量。这里,必须考虑信号的脉冲宽度和占空比。

4.4.2 Foster和Cauer模型

如图84所示,分立半导体器件的动态热特性可以通过RC热网络来描述。Foster和 Cauer模型是热RC网络的等效电气表示,可以表示分立器件的热性能,并在SPICE环 境中使用。本节阐述了其原理背后的一些基本理论,以及如何实现Foster和Cauer RC 热模型。为方便起见,在后续页面中,我们将Foster和Cauer RC热模型称为RC模 型。本章将介绍使用RC热模型的几种方法(包括工作示例)。

RC模型源自基于器件动态热阻抗的升温曲线,如图85所示的PMEG050T150EIPD。 如第3章所述,该图表示器件在瞬态功率脉冲下的热特性。应用不同时间段的阶跃函 数会产生功率损耗,可以通过测量这些损耗来生成Z_{th}。



图85 | PMEG050T150EIPD从结到环境的瞬态热阻抗与脉冲持续时间和占空比的函数关系。贴装在标 准封装和单层FR4 PCB上的器件;典型值。

根据图85,器件在持续时间>200秒(即稳态)的功率脉冲下达到了热平衡,并且Z_{th} 平台成为R_{th}。Z_{th}说明材料具有热惯性。热惯性意味着温度不会发生瞬变。因此,该器件可以在持续时间较短的脉冲下处理较大的功率。图85还显示了具有不同占空比的重复脉冲的Z_{th}曲线。这些曲线代表由于RMS功率耗散而产生的额外RMS温升。

计算结温上升

要计算具有单个活动区域(即热源在结处)的半导体器件结内的温升,必须知道传送 到器件的脉冲的功率和持续时间。如果功率脉冲为方波,则可以从Z_{th}图表中读取动 态热阻抗。该值与功率的乘积可得出结内的温升。如果对器件施加恒定功率,则可以 使用稳态热阻抗,即R_{th}。同样,温升为功率和R_{th}的乘积。

对于瞬态脉冲(例如正弦波或脉冲波),计算器件结内温升的难度加大。

计算某事件后持续时间为τ的T_j升高的正确数学方法是应用卷积积分。该计算方法将 功率脉冲和Z_b曲线都表示为时间的函数,并使用卷积积分生成温度曲线:

$$\Delta T_j = \int_0^\tau P(t) \, \frac{dZ_{th}(\tau - t)}{dt} \, dt$$

然而,由于Z_{th}(τ-t)没有在数学上进行定义,这种方法不太可行。另一种方法是将波 形近似为一系列矩形脉冲并应用叠加。虽然该方法相对简单,但应用叠加也有其缺 点。波形越复杂,则需要施加更多的叠加才能准确地对波形建模。

为了将Z_{th}表示为时间的函数,我们可以借鉴热电类比法,将其表示为一系列RC充电 公式或RC梯形。于是就可以在SPICE环境中表示Z_{th},以便于计算结温。

热参数和电参数之间的关联

表22是热电类比的总结。如果已知半导体器件的热阻和热容,则可以用电阻和电容 来分别表示它们。将电流类比为功率,电压类比为温差,任何热网络都可以作为电气 网络来处理。

表22: 电热类比的元素。

类型	阻值	势	能量	电容
电性能	R = 欧姆电阻	V = 电势	l = 电流	C = 电容
(R = V/l)	(欧姆)	(伏特)	(安培)	(法拉)
热性能	R _{th} =热阻	K=温差	W=功耗	Cth=热容
(R _{th} =K/W)	(K/W)	(开尔文)	(瓦)	(热质量)

Foster和Cauer RC热模型

Foster模型是通过对Z_{th}的半经验曲线拟合推导出的,其结果是一个一维RC网络(如 图86所示)。Foster模型中的R值和C值在物理器件上并无对应的几何位置。因此, 与其他建模技术不同,这些值不能根据器件材料常数来计算。最后,Foster RC模型 无法进行分割或连接(例如连接了散热器的RC网络)。



图86 Foster RC热模型。

Foster RC模型的优势是热阻抗Zth易于表达。例如,通过测量发热或冷却曲线并生成Zth曲线,应用以下公式则可生成拟合曲线(如图87所示):

$$Z_{tb}(t) = \sum_{i=1}^{n} Ri \times (1 - e^{-\frac{t}{\tau_i}}) \text{ where } \tau_i = R_i \times C_i$$

模型参数Ri和Ci为热阻和热容,它们用于创建图86所描述的热模型。通过应用最小二乘拟合算法,可以优化解析表达式中的参数,直到时间响应与瞬态系统响应相匹配。

单个表达式"i"也与电容充电公式类似。图87显示了如何将各个Ri和Ci组合加起来,以形成Z_{th}曲线。

Foster模型没有物理意义,因为物理现实中不存在节点到节点的热容。但是,可以通过数学转换将Foster模型转换为与之对应的Cauer模型。

可以从n级Foster模型导出n级Cauer模型,作为器件热性能的等效表示。



图87 | Foster RC热模型。各个Ri和Ci组合加起来以形成Z_{th}曲线。

如同在Foster模型中一样,Cauer模型也包含一个RC网络,但所有热容均连接到热接 地端,即环境温度(如图88所示)。Cauer模型中的节点具有物理意义,并可获取半 导体结构内层的温度。



Nexperia在产品信息页面上为其许多产品提供Foster和Cauer RC模型。这些模型可以 在"文档"和"支持"选项卡下找到。Foster和Cauer RC热模型使应用工程师能快速 计算封装对复杂功率曲线的瞬态响应。在下面的章节中,将介绍几个使用RC热模型 的示例。Foster模型和Cauer模型是器件热特性的等效表示,但在所描述的示例 中、Cauer模型将用作更能代表器件物理结构的模型。

表23:PMEG050T150EIPD Cauer 模型Netlist

*器件:PMEG050T150EIPD				
* Caue	r类型的F	R _{th(j-sp)} 热	RC网络模型。	
******	*****			
.subckt cauer 1 6 7				
R1	1	2	0.113734	
R2	2	3	0.0998565	
R3	3	4	0.229452	
R4	4	5	0.346807	
R5	5	6	0.0136469	
C1	1	7	0.00317279	
C2	2	7	0.00101058	
C3	3	7	0.00491032	
C4	4	7	0.00614301	
C5	5	7	0.0274844	
.end cauer				

表23中的Netlist描述了Cauer网络,可用 于构建图89中所示的Spice原理图。 Netlist中的引脚1可作为原理图中的结温 引脚T_j。类似的,引脚6和7可作为原理 图中的Tamb引脚。

为进行仿真,仅将器件的引脚6和7连接 至环境电压源,如图89所示。使用Cauer 模型的优势之一是可以将外部网络添加 到器件模型中,例如对PCB和散热进行建 模。为此,引脚7将连接到环境,引脚6 连接到外部Cauer网络的第一个引脚。为 了获得正确的结果,外部Cauer网络的末 端引脚必须连接到环境源。

热性能仿真示例

RC热模型由Z_{th}升温曲线生成。本示例说明了如何在SPICE仿真器中从RC模型回溯并 绘制Z_{th}曲线。当试图从数据手册中读取Z_{th}曲线的数值时,这会更方便。

本示例及后续示例使用的是PMEG050T150EIPD的RC热模型。Tsp表示焊点温度。可将其视为等温,在本示例中设置为0°C。器件中的单次脉冲具有1W功耗。对于单次脉冲,脉冲之间的时间间隔为无穷大,因此占空比 δ =0。于是,结温T_j代表瞬态热阻抗Z_{th}。

 $T_{j} = T_{sp} + \varDelta T = 0^{\circ}C + \varDelta T = \varDelta T$

$\Delta T = P \cdot Z_{th} = 1W \cdot Z_{th}$

上述公式表明,当P=1W时,Z_{th}的大小等于ΔT。以下步骤用于设置并运行仿真:

1. 在SPICE中设置PMEG050T150EIPD的RC热模型,如图89所示

2. 将电压源Vsolderpoint的值设置为0,即Tsp的值

3. 将电流源Ptot的值设置为1

4. 创建一个仿真配置文件并将运行时间设置为100ms

5. 运行仿真

6. 绘制节点T_i处的电压

图90中仿真结果显示了结温(T_j下的电压),它也是PMEG050T150EIPD的热阻抗。 在SPICE内,可以使用光标在该曲线上移动以读取不同时间的Z_{th}值。在本示例中,电 流源的值设置为1A,以表示器件的功耗为1W。可以轻松更改该值,以表示任何功率 值。仿真命令可以更改为任何持续时间,以表示一定范围的功率脉冲方波。SPICE仿 真还可用于研究应用于二极管的任何功率曲线的结温。





图90(下) | 向PMEG050T150EIPD施加1W功率时的模拟结温与时间的关系。焊点温度设置为 0℃。





Nexperia提供范围广泛的二极管封装,从通孔封装(一种标志着二十世纪五十年代开始大规模生产电子产品的技术)到业内最现代的封装。

Nexperia二极管封装产品组合的分类概览如图91所示。



图91 | Nexperia二极管封装产品组合的分类概览。

在以下章节中,将介绍各封装系列及各自在应用中的优势。

5.1 通孔封装

我们从二十世纪五十年代开始大规模生产电子产品,直到八十年代初期,通孔成为电路板贴装的标准技术。但时至今日,通孔已被表面贴装技术(SMT)广泛取代,SMT为更高集成度和小型化带来了机会。通孔封装被逐步淘汰的另一个原因是电子应用的工作频率不断增加,使得使用这些具有高寄生电感(由长引脚引起)的封装变得不受欢迎。

但是通孔封装在某些情况下仍有优势,例如

- 需要大型器件。
- 电路板上的空间直接用于表面贴装器件(SMD),并且带有长引脚的通孔元件可以放置在"二楼"。
- •需要考虑非常强的机械应力和应变(例如连接器)。
- 在功率MOSFET和IGBT等特殊应用领域。
- 使用通孔技术可以非常经济高效地实现非常简单的电子应用。

通孔元件常用的焊接技术是波峰焊。但也可以使用当今常见的回流焊线来贴装这些产品。请参阅4.4了解不同焊接技术的说明。

5.2 表面贴装器件封装

八十年代开始大规模生产表面贴装器件,PCB上元件密度迅速增加,为经济高效地生产更加复杂的电子应用开辟了道路。这是因为可在元件和电路板级别进行重要且频繁的小型化步骤。对于PCB,这意味着印刷电路轨道线宽逐步缩减,使得线密度大幅增加,同时PCB中层数的稳步增加。此外,SMD产品的问世带来了使用PCB双面贴装器件的方法。

表面贴装技术的发展始于上世纪六十年代。对于Nexperia而言,表面贴装器件的时代 始于1969年著名的SOT23封装问世,该封装至今仍是市场领跑者。

5.2.1 焊线有引脚封装

Nexperia提供种类繁多的焊线有引脚封装。这些封装是满足标准应用要求(即对功率、散热、寄生电感或电容没有额外要求)的正确选择。

在这个封装系列中,我们发现了分立半导体行业中最古老和最常见的SMD封装,它 们仍然代表着市场上销售产品数量最多的封装。

该类别的所有封装(参见图92)均适用于波峰焊和回流焊。焊接过程的质量可以通 过自动光学检测(AOI)轻松监控。根据AEC-Q101,这些封装符合汽车应用的要求。





SOD123 2.68 × 1.6 × 1.15

SOD123F 2.6 × 1.6 × 1.1



SOD323

1.7×1.25×0.95

SOD323F

1.7×1.25×0.7



SOD523 1.2 × 0.8 × 0.6



SOT143B 2.9×1.3×1

SOT363

2.1×1.25×0.95



SOT223 6.5 × 3.5 × 1.65

SOT457

2.9×1.5×1



SOT23 2.9 × 1.3 × 1

SOT663

1.6×1.2×0.55



SOT323 2×1.25×0.95

SOT666

1.6×1.2×0.55



SOT353

2.1×1.25×0.95

SOT89 4.5 × 2.5 × 1.5

图92 | Nexperia二极管有引脚封装的外形和尺寸(以毫米为单位)表。

5.2.2 夹片式FlatPower (CFP)封装

CFP封装专为满足更高的功率要求而设计。这些封装中使用的夹片粘合可降低产品的 导通电阻,因为它们比单线粘合的接触面积更大。并且因为没有焊线而降低了寄生电 感。此外,夹片粘合封装的架构显著改善了散热性能,因而成为电源应用的首选。

Nexperia二极管的CFP封装(参见图93)均符合AEC-Q101汽车应用要求,适用于波 峰焊和回流焊。

由于对功率(温度)和散热的要求较高,如今(2021年)的夹片粘合封装仍然使用 高铅含量的焊料进行内部封装焊接。这些焊料具有独特的特性,例如高熔点和高导热 性,可确保这些封装的性能和可靠性。为响应环保倡议,Nexperia和其他半导体制造 商正在研究可能的无铅解决方案来替代这些焊料。







CFP3





CFP2-HP 2.2×1.3×0.68

CFP3-HP 2.6×1.6×1.1

2.6×1.7×1

CFP5 3.8×2.6×1

CFP15B 5.8×4.3×0.95

图93 | Nexperia二极管CFP封装的外形和尺寸(以毫米为单位)表。

5.3 无引脚封装

5.3.1 基于引脚框架的双侧扁平无引脚封装(DFN)

DFN封装是小型化的下一个重要步骤。由于焊线更短并且没有引脚,寄生电感和电容 方面的性能也进一步提高。它们还提供一个接触焊盘(甚至是一个大的裸片焊盘)以 实现从硅到PCB的直接热传递,从而提高热性能。DFN封装的管脚尺寸还简化了PCB 走线。

我们在越来越多的Nexperia DFN封装产品组合中提供具有可焊性侧面的替代焊盘 架构。这些焊盘并未完全端接在产品的底部,而是在器件侧壁上提供了一个可焊接 区域。这意味着在成功回流焊后,在器件焊盘的侧壁处可以看到一个焊接弯月面。使 用AOI设备可以轻松观察到该弯月面,因此,这些封装成为需要极高可靠性的应用的 首诜。

Nexperia二极管DFN封装(参见图94)均符合AEC-Q101汽车应用要求,适用于回流 焊。



DFN1006-3

 $1 \times 0.6 \times 0.48$



DFN1006BD-2

1×0.6×0.48

DFN1006D-2

 $1 \times 0.6 \times 0.4$



DFN1010D-3 1.1×1×0.37



DFN1006-2

 $1 \times 0.6 \times 0.5$



DFN1110D-3 $1.1 \times 1 \times 0.48$



DFN1412-6 $1.4 \times 1.2 \times 0.47$

DFN1412D-3 $1.4 \times 1.2 \times 0.47$



DFN1608D 1.6×0.8×0.37

DFN2020-3 2×2×0.65

DFN2020D-3 $2 \times 2 \times 0.65$

图94 | Nexperia二极管DFN封装的外形和尺寸(以毫米为单位)表。

5.3.2 芯片级封装(CSP)

Nexperia的芯片级封装有助于在尽可能小的PCB面积上实现电气功能。产品的长度和 高度尺寸是硅芯片本身的尺寸,因为该产品基本上是一个裸芯片,下面有电镀接触焊 盘,可实现与PCB的焊接接触。除了管脚尺寸最小化外,该架构还提供最低的寄生电 感和电容值。Nexperia将这种封装架构称为DSN(分立式硅无引脚)。与塑料封装相 比,DSN封装回流焊需要更小的焊盘和更少的焊膏来应用于PCB。请留意nexperia. com上有关DSN回流焊和管脚尺寸建议的封装相关应用笔记。

与裸硅DSN封装密切相关的是Nexperia提供的包覆成型衍生产品。这些封装完全封装 在一层薄薄的塑封材料中,在Nexperia封装目录中列为DFN封装(见图95)。但由 于采用超薄包覆成型,这些封装也是真正的芯片级封装,因为最终产品与封装硅芯片 之间的面积比仅略低于1。

所有芯片级封装只能使用回流焊贴装。







The second

DSN0603-2 0.6 × 0.3 × 0.3

DSN1006-2 1 × 0.6 × 0.27

DSN1006U-2 1×0.6×0.27

DSN1608-2 1.6 × 0.8 × 0.29

图95 | Nexperia二极管CSP封装的迷你草图和尺寸(以毫米为单位)表。

5.4 焊接技术

5.4.1 波峰焊

波峰焊是将器件批量焊接到PCB上的最古老的方法。引入波峰焊时,电路板仍是单面的,并且器件使用通孔技术(THT)封装。这些封装的引脚或引线穿过PCB上的电镀孔,并波峰焊在PCB的底面。

之后演变为双面PCB,电路板的两面都有电路。提供的这项技术使SMD封装能够放置 在PCB的焊点上,并用胶合剂固定在封装主体下方。然后使用波峰焊工艺对这些SMD 封装和通孔封装进行助焊和焊接。

随着PCB的小型化和封装技术的进步,波峰焊逐渐被新的焊接技术所取代,即回流 焊。如果仍然需要波峰焊或波峰焊能够发挥其优势(例如,连接器或大电容器的机械 原因),现在已经开发出选择性波峰焊技术,允许在只有几平方毫米的非常小的区域 上应用波峰焊。

5.4.2 回流焊

随着不断的小型化发展、对IC的引脚数越来越多的需求以及随之而来的新封装架构 (例如QFN、BGA、芯片级封装等)的问世,波峰焊技术被回流焊所取代。如今,回 流焊成为在PCB上大量焊接器件的最常见方法。事实上,现代封装架构使用封装主体 下方的区域进行焊接接触,这意味着波峰焊不再是一种选择。此外,触点之间的间距 尺寸变得越来越小,因此而只能使用回流焊。

焊膏通过掩模(钢网)印刷到PCB中。对于非常高级的要求或原型制作,还有一些工 具可用于直接焊膏印刷(分液器),类似于喷墨打印机。焊膏是助焊剂和焊锡粉的悬 浮液。回流后,它在PCB焊盘和器件焊盘之间形成焊点,并在回流前将贴片后的器件 固定在PCB上。需要时,可以在器件下方的PCB上涂一点胶合剂以巩固粘合。焊膏的 分类(由焊锡粉的粘度和粒径等参数决定)需要适合PCB和钢网特性(最小焊盘/孔 尺寸、钢网厚度等)。

在焊膏印刷和器件放置后,PCB(器件粘在焊膏中)以规定的速度通过回流焊炉的加热区。这些规定条件的结果是每个独立器件经历的温度随时间变化的曲线。成功的回流焊工艺的温度曲线需要满足特定标准:

- 加热和冷却步骤的速率限制
- 高于液线温度的时间限制

温度曲线取决于许多参数,包括PCB层数、PCB上的铜密度、器件尺寸及其热质量等 等。毫无疑问,整个电路板的温度曲线不会完全相同,会存在局部差异。因此,重点 是必须针对每个单独的PCB布局优化回流焊工艺。半导体制造商只能指定单个IC或分 立器件的温度分布范围。回流焊工艺应由电路板制造商负责定义。



在Nexperia,我们遵循"ZERO质量"政策:

- 2 零(ZERO)客户事故是我们的目标
- E 保证质量,人人有责(EVERYONE)
- R 公认(RECOGNIZED)的质量领导地位
- O 追求(OBSESSION)始终如一的品质

为了实现我们的目标,可靠性测试是我们产品鉴定和生产监控过程中的主要考量因素 之一。

可靠性测试可以保证产品在电子应用的指定生命周期内按照其规格运行。

器件在现场可能会因为一些一般原因而失效:

- 器件(硅或封装)的基本损耗机制
- 器件参数漂移
- 潜在的制造缺陷
- 制造工艺偏差

可靠性鉴定只能解决其中一部分现场失效原因。

由于可靠性鉴定是一次性事件,因此通常不会解决制造工艺偏差或"边际批次"(边际批次是仍在规格范围内的异常批次)等问题。

可靠性鉴定主要侧重于:

- 检测基本损耗机制
- 结合参数漂移检测设计边际
- 确定由潜在制造缺陷引起的失效率

6.1 失效概率

图96显示了三种不同类型的失效率。早期失效率(EFR)、内在失效率(IFR)和损耗期。

产品可靠性评估的两个重要时期是早期失效率(EFR)和内在失效率(IFR)。EFR是恶化失效率。失效原因是一些劣质产品存在肉眼可见的缺陷。失效率曲线(IFR)的"平稳期" 由随机失效构成,其失效率相对恒定。这是在大量成熟器件中观测到的特性,通常被称为产品的"使用寿命"。

对于相当成熟的半导体技术,损耗通常不会成为问题。



图96:随时间变化的典型失效率图,通常称为"浴缸曲线"。

6.2 可靠性测试和失效模式模式

为了在正式发布到生产之前检查产品可靠性,需要进行多项测试,重点关注产品不同 部分(裸片、封装和互连)的计算加速老化。加速原因通常包括高温或高压。

我们可以将这些测试分为不同的部分:

- 制造
- 运行
- 热机械
- 待机/存储

可靠性测试 – 制造和设计

表24:用于调查由制造和设计引起的失效模式的可靠性测试。

测试	解释	条件
预处理	在回流焊之前模拟温度 + 湿度 (定义湿度敏感度等级(MSL))	125℃烘烤24小时,H3TRB 168小 时,3次回流焊
可焊性	测试适当的引线表面处理(锡) 以确保高速焊接	在无铅焊锡槽中浸泡5秒,器件可 通过8小时蒸汽或16小时干烤提前 老化
焊接热度耐受性	测试波峰焊期间的浸泡耐受力	浸入无铅焊锡槽30秒

潜在的失效模式:



图97 | 潜在的失效模式可能是由制造引起的: 楔块破损(左)、封装裂纹。

可靠性测试 - 运行

表25: 用于调查运行期间引起的失效模式的可靠性测试。

测试	解释	条件
HTRB	高温反向偏压 <i>加速:</i> Peck模型、温度、偏压	烤箱150℃ 1000h 最大反向偏压
HTOL	高温工作寿命 <i>加速:</i> Peck模型、温度、偏压	烤箱150℃ 1000h 最大正向偏压

潜在的失效模式:



图98 | 器件运行期间的潜在失效模式: 晶体缺陷(左)、不完整的沟道(中)和由于金属间腐蚀引起的焊线翘起。

可靠性测试 - 热机械

表26:用于调查由热机械应力引起的失效模式的可靠性测试。

测试	解释	条件
ТС	温度周期变化 <i>加速:</i> Coffin-Manson,dT	双气候室 最高−65℃、+150℃ 器件每20分钟交换一次,1000周期
IOL	间歇运行寿命 <i>加速:</i> Coffin-Manson,dT	电气试验台,器件每2分钟导通/关断 一次, 温度波动:100°C(由于t_on期间的 Ptot);15kcyc
TS	温度骤变 类似TC,但有液池	双气候室 最高−65°C、+150°C

潜在的失效模式:



图99 | 热机械应力引起的潜在失效模式:金属间腐蚀、焊线引起的硅裂纹、键合线裂纹、钝化层裂纹、断线、焊线翘起。

可靠性测试 – 待机/存储

表27:用于调查因暴露于恶劣环境而导致的失效模式的可靠性测试。

测试	解释	条件
H3TRB	高湿/高温反向偏压 <i>加速:</i> Peck模型、温度、相对湿度、 偏压	气候室, 1000h,85°C,85%相对湿度,偏压 80%额定击穿电压
AC	高压锅 <i>加速:</i> Peck模型、温度、相对湿度	加压蒸汽室 96h,121℃,100%相对湿度,1bar
UHAST	高加速应力测试 <i>加速:</i> Peck模型、温度、相对湿度、 无偏压	加压蒸汽室 96h,130℃,85%相对湿度,1.5bar
HAST	高加速应力测试 <i>加速:</i> Peck模型、温度、相对湿度、 偏压	加压蒸汽室 96h,130℃,85%系相对湿度, 1.5bar,80%额定电压下偏压
潜在的失效模式:



图100 | 暴露于潮湿和恶劣环境导致的潜在失效模式: 腐蚀(上图)、焊线翘起、水分渗入封装。

在鉴定过程中,Nexperia并不会运行上述列出的所有测试,因为其中一些测试的应力 水平更高或测试时间更长,可以覆盖其他测试。

Nexperia在制定鉴定策略以及为新产品系列选择测试时,还会考虑结构相似性方法, 以便对新产品系列中的特定产品(例如,采用相同晶圆工艺的某系列中最小和最大的 芯片)进行可靠性测试。

对于可靠性测试,我们遵循Nexperia的可靠性鉴定规范以及针对不同测试的相关 JEDEC标准。

6.3 车规级鉴定

除了我们庞大的消费级/工业级合格产品组合外,Nexperia还发布了大部分通过官方 汽车认证准则AEC-Q101认证的器件。

消费/工业和汽车产品的可靠性测试的区别在于测试持续时间(例如,500次循环与 1000次循环TC),从而保证更长的产品寿命。

6.4 任务条件配置

产品的预期应用领域用任务条件配置(MP)来描述,MP汇总了产品在其整个生命周期 中将暴露的相关环境和功能负载。

Nexperia使用以下通用任务条件配置:

- 汽车分立器件,符合AEC-Q101
- 汽车,1级IC,根据AEC-Q100
- 非汽车,基于Legacy NXP的Home Mission Profile和JESD47
- 非汽车,基于Industrial Mission Profile Legacy NXP和JESD47
- 非汽车,基于Infrastructure Mission Profile Legacy NXP和JESD47

如果客户任务条件配置与通用任务条件配置存在偏差,Nexperia很乐意与客户密切合作,计算并调整测试条件和持续时间以满足客户的期望。

6

6

6.5 Nexperia的高稳健性规格

Nexperia的目标是生产高质量产品。因此,我们相应地定义了我们的高稳健性规范。 本文档描述了作为"高稳健性产品"发布的产品的资格要求,这些产品用于极端的汽 车客户应用,例如发动机控制单元或变速箱。

在AEC-Q101基础之上,我们还增加了一些非常严苛的测试:

2x AEC-Q101:

根据AEC-Q101或AEC-Q100(以适用者 为准)的所有可靠性测试的测试时间必 须延长至2倍。

零分层:

根据MSL 1进行预处理后,产品不得出现 塑封材料与器件的任何其他元件(例 如,引脚框架、夹片、焊线、芯片)分 层的任何迹象。

PCB弯曲测试:

根据IEC-60068-2-21,产品必须能承受至 少1.0mm的PCB弯曲。此外,必须确定 器件发生电气失效之前的最大可能弯曲 变形。

振动测试:

必须通过依据IEC60068-2, 64使用指定条件进行的振动测试。

跌落测试:

必须使用以下条件进行跌落测试: 脉冲 宽度(在10%的振幅下测量): 0.5ms +/-30%, Cpk>1.33,加速峰值1500g +/-20%, Cpk>1.33(见图)。在整个测 试过程中对样品进行电气监控。要测试 的样本数量为每个(引脚)类型135个, 分布在9个测试板上。

功率热循环:

PTC测试是TC和IOL的组合,PTC测试会 使PCB和产品之间的互连产生高应力。需 要2600个PTC测试周期。

- TCT条件: -40℃至105℃, 90分钟/周期
- IOL条件:需要7个通电元件循环(5分钟导通,5分钟关闭),PCB上元件的 焊点和连接到PCB的铝基板之间的温升 为30K±2K。



图101 | 功率温度循环。功率温度循环是一项非常具体的测试,结合了TC和IOL,该测试会使PCB和产品之间的互连(焊点)产生高应力。

如对Nexperia的鉴定策略有任何疑问,请随时与我们联系。



7.1 极性保护二极管

更换电池后,或在维护期间,电池引线可能会重新连接到相反的极性。电池极性错误 可能会导致车辆电子单元出现致命错误。因此,需要采取措施来保护敏感电子系统免 受电池反接的影响。

在供电线路中使用串联二极管是实现电池反接保护电路最简单且最具成本效益的方法,如图102所示。



图102 | 通过在供电线路中串联一个二极管来实现 电池反接保护。

稳态传导损耗P_{loss}的计算很简单,只需知道给定温度下二极管的正向压降V_f和负载 电流l_{load}即可:

$$P_{loss} = I_{load} \times V_f(T)$$

从这个等式可以明显看出,用于反向极性保护的二极管仅适用于相对较小的负载电流,否则功耗会增加太多,从而对系统效率产生不利影响。因此,在实践中,反向极性保护电路中的二极管负载电流最高约2-3A。

在给定封装中,除了二极管必须能够耗散的功率之外,还必须考虑其他方面。具体见 下文所述。

抛负载

抛负载描述的是,交流发电机正在为电池充电时与电池的连接突然断开而其他负载保 持连接的条件。ISO 16750-2和ISO 7637-2(图103)规定了12V和24V系统的汽车抛 负载瞬变。根据这些标准,浪涌瞬态可持续长达400ms。通常,反接保护二极管前面 有一个TVS二极管,它可以钳位瞬态电压电平。然而,电压瞬态会导致流经交流发电 机的内部电阻和二极管的动态电阻的电流达到高峰值。因此需要选择具有高浪涌电流 能力的二极管用于电池反接保护。请记住,二极管的浪涌电流能力是通过IFSM参数 指定的,该参数通常针对脉冲宽度在8ms范围内的矩形和正弦脉冲形式定义,而抛负 载电流峰值可持续长达400ms,远远大于8ms。选择反向极性保护二极管时必须考虑 具体情况,需考虑脉冲持续时间、所选TVS二极管和交流发电机的内部电阻。但是, 通常建议在夹片粘合封装中使用二极管,例如Nexperia的夹片粘合Flatpower (CFP) 封装系列,因为此类产品使用实心铜夹片,浪涌电流能力高得多。



板网	U _s (V)	R _i (Ω)	i _d (ms)	t _r (ms)
12V	65至87	0.5至4	40至400	10+0/-5
24V	123至174	1至8	100至350	10+0/-5



板网	U _s (V)	U _s * (V)	Ria (Ω)	t _d (ms)	T3 (ms)
12V	79至101	35	0.5至4	40至400	5至10
24V	151至202	未指定	1至8	100至350	5至10

图103 | 用于表征抛负载瞬态的测试脉冲。 左:未抑制的瞬态;右:抑制的瞬态。

电池与感性负载断开

ISO 7637-2还描述了当电感负载与其他负载并联时电池连接中断会发生的情况。感性 负载会在负载两端产生负电压。图104所示的测试脉冲对此条件进行测试。

如表中所示,对于12V板网,施加到二极管阳极的反向峰值电压可高达-100V。二极 管的设计必须使脉冲时标上的反向功耗不超过二极管的规定雪崩能量。另一个需要考 虑的重点是二极管的漏电流。尤其是在高环境温度下,二极管会携带漏电流,这会使 敏感负载产生应力。因此,一些设计人员使用恢复整流二极管代替肖特基二极管来控 制漏电流。然而,由于存在pn结,恢复整流二极管具有高正向压降,会影响反向极 性电路的效率。这就是SiGe二极管有用的地方。这种新的混合技术结合了肖特基二极 管的优点和恢复整流二极管的低漏电流。详情请参阅第1章。



板网	U _a (V)	U _s (V)	R _i (Ω)	t _d (ms)	t _r (µs)	t1 (s)	t2 (ms)	t3 (us)
12V	13.5±0.5	-75至-150	10	2	0.5至1	>0.5	200	<100
24V	27±0.5	-300至-600	50	1	1.5至3	>0.5	200	< 100

图104 | 用于表征因电池与感性负载断开而引起的瞬态的测试脉冲。

7.2 齐纳二极管应用

齐纳二极管通常用于产生稳定电压。在 图105中,齐纳二极管ZD1通过串联电阻 连接到电压源。负载电阻R_{LOAD}与齐纳二 极管并联。该负载也可以是需要稳定电 源电压的复杂电子电路。



图105 | 使用齐纳二极管的稳压器。

串联电阻器R1的值必须使残余电流流过齐纳二极管,并且能经受可能出现的最高负载电流。通过齐纳二极管的最小电流应确保二极管在反向传导的陡峭区域工作。数据 手册中用于测量Vz的电流是一个很好的指导值,这意味着对于高达17V的Vz值约为 5mA,对于具有高齐纳电压的齐纳二极管约为2mA。

$$RI = \frac{V_{IN} - V_Z}{I_{Z(min)} + I_{LOAD(max)}}$$

R1中消耗的功率为:

$$P_{RI} = \frac{(V_{IN} - V_Z)^2}{RI}$$

如果没有连接负载,齐纳二极管的功耗最大。在这种情况下,所有通过R1的电流都 会流经二极管:

$$P_{ZD1} = V_Z \times I_Z = V_Z \times \frac{V_{IN} - V_Z}{RI}$$

图105所示的基本稳压器电路用于低功率要求。而对于功率要求较高的负载电路则效率较低,因为当负载关断时流过R1的全电流会使齐纳二极管升温,或者负载电流消耗在使用过程中下降会产生大量热量。图106中的电路显著改善了这一点。齐纳二极管ZD1通过R1击穿驱动。双极晶体管Q1的基极连接到ZD1两端的稳定电压。R_{LOAD}下的输出电压根据以下公式确定: V_{OUT}=V_Z-V_{BE}。

如果假定基极电流只是通过R1的电流的一小部分,则齐纳二极管的功耗几乎与负载 电流无关。对于大约5V的输出电压,该电路具有相当好的热稳定性,因为约-2.0mV/K 的齐纳电压的热系数会通过具有非常相似系数的V_{BF}的降低得到补偿。





图106 | 带双极晶体管和齐纳二极管基准电压源的稳压器。

图107 | 带有P沟道FET和齐纳二极管(用于栅极 电压钳位)的负载开关。

齐纳二极管的另一个重要应用是钳位不需要的过压。图107描绘了一个简单的负载 开关。MOSFET的栅极氧化层对过压很敏感。FET的内部ESD二极管不应在应用中 用于钳位,因为在这种情况下,栅极-源极电压V_{GS}高于数据手册中的限值。ESD二 极管的击穿电压高于指定的V_{GS}额定值。在应用示例中,P沟道FET开关负载电流。 一旦栅极相对于源极具有负电压,FET就会导通。如果开关S1导通,与ZD1并联的 R2和R1的分压器将栅极电压定义为高于V_{GS(th)}。ZD1将栅极电压限制在FET的V_{GS} 额定值范围内,并留有一定的安全裕量。栅极电压可以通过一个没有齐纳二极管的 电阻分压器来调节。然而,在这种情况下,如果V_{IN}发生过压事件,则电路不安全。 二极管应用和用例

一旦负载开关关断,电阻器R1必须用于栅极放电。S1通常使用N沟道控制FET或BJT 来实现。

图108是另一种保护MOSFET的解决方 案。FET Q1正在开关感性负载。电感没 有续流二极管。开关关断后,电流继续 流动。L1产生的电压高到足以击穿FET的 漏极-源极通路。然而,通过在FET的漏 极和栅极之间应用齐纳二极管,FET可以 再次导通并保持在V_{DS}额定值以下。FET 在短时间内以线性模式运行,电感器中 存储的能量会在相对较短的时间内耗散 在FET中。相较于与L1并联的简单续流二 极管,漏极-源极通路上电压损耗更高, 会导致更高的功率,电感器中存储的能 量更快衰减。

齐纳二极管可用于电压电平必须被钳位 或保持在限值以下的所有类型的应用。 图109显示了交流电源的电平限制器。对 于正弦波电源,最大值和最小值保持对 称,并限制为V_Z + V_F。







图109 | 齐纳二极管对交流电压电平限幅的示例。

二极管应用和用例

图110是一个1kHz正弦波电压源通过一个220欧姆电阻提供给两个V_Z为5.6V的齐纳二 极管的SPICE仿真结果。两个齐纳二极管串联连接,阳极相连(如图109所示)。可 以看出,限幅电平比V_Z高约0.6V,符合预期。使用类似的方法,齐纳二极管通常用 于信号线的ESD和浪涌脉冲保护。通过电压限幅功能,它们可以防止可能危及和损坏 电子电路的过高电压。



图110 | 使用BZT52H-B5V6的1 kHz正弦波对称限幅。

齐纳二极管通常用作基准电压源。在图109的示例中,运算放大器用作非反相缓冲器,以提供由齐纳二极管ZD1创建的基准电压源,作为连接电子负载的低阻抗输出电压。与图105中所示的电路相比,可以选择较小的通过齐纳二极管的电流。为了在低齐纳电流下实现较小的Vz分布来支持此类应用,提供了专用的低电流齐纳二极管系列。这些器件的额定电流为50μA,而不是用于标准齐纳二极管的5mA额定电流。如果标准齐纳二极管用于低电流应用,则应预先测试器件,以便钳位按预期工作。



无论选择哪家供应商,在某些特殊的齐纳电压下,都可能会延迟观察到雪崩效应。因此,对于非常小的电流Iz,可能会出现如图112所示的噪声。如果齐纳二极管晶体掺杂了金或铂,这些杂质可以为低偏置电流下的雪崩击穿提供必要的载流子。这确保了雪崩击穿安全准确地发生,即使在雪崩电流很低的情况下也是如此。

要通过实验检查齐纳二极管在低电流下可靠运行,可以将高阻抗(例如1MΩ)与齐 纳二极管串联。电流源产生的低电流被推动通过二极管,同时使用示波器测试V_Z。 图112显示了此类不良特性的示例。



图112 | 通过1MW阻抗对75V Vz齐纳二极管施加Iz = 30µA,显示出不稳定的雪崩事件。

7

7.3 ORing应用



图113 | 具有两个电源的系统图,通过电源冗余提高安全性。主电源和备用电池通过两个ORing二极管 相互隔离。

在必须满足高安全性要求的系统中,其电源架构必须具有冗余性。汽车中的紧急呼叫 系统就是一个典型示例。在这种情况下,至少有两个电源连接到负载。一个主电源和 一个备用电池,如图113所示。二极管用于将两个电源相互隔离。与反向极性保护的 情况非常相似,二极管是电源冗余应用简单且经济高效的解决方案。但是,由于二极 管中的功耗相对较高,因此二极管仅适用于小电流应用。为了保持低损耗,肖特基二 极管通常是首选方案,因为与具有pn结的二极管相比,它们具有更小的正向压降。 另一个要求是低反向漏电流,即使在高环境温度下也是如此。这一要求的原因是因为 两个电源不一定具有相同的电压电平,这意味着一个二极管将反向偏置。二极管的漏 电流随后会馈入备用电池,这可能会对电池造成损坏。

此时,二极管的I_R/V_F权衡再次发挥作用。Nexperia提供全系列肖特基二极管,采用 不同封装,具有低反向漏电流。如果在高环境温度下需要非常低的反向漏电流,这里 也可以使用SiGe二极管,因为尽管它们的反向漏电流极低,但同时表现出相对较低的 正向压降。

7.4 开关二极管

几乎每个电子应用中都有开关二极管。在本节中,将讨论一些可以在许多应用中找到 的示例。

如图114所示,开关二极管可用于实现简单、低速逻辑功能的极低成本解决方案。控制信号S1和S2通过两个二极管连接到电阻器R1。当至少一个信号的正电压电平显著高于V_F时,电流将流过R1。如果我们将简单电路视为逻辑功能,则会创建一个或门。如果一个输入信号(S1和/或S2)获得正输入电压,则R1上存在正电压。通过添加更多的二极管,可以很轻松地扩展电路以连接更多的控制信号。

二极管将输入信号彼此解耦。如果一个信号显示逻辑高状态,则不会有电流流回具有 逻辑低状态的其他信号。如果此电路连接到BJT或FET等开关级,则可以控制多种类 型的执行器和负载。它们可以在与输入信号S1和S2不同的电压下工作。

图115描述了这种情况。Q1负责开关负载电阻R_{load}。如果选择合适的FET,则可以不 受限制地选择负载电源电压。漏极引脚的电压可以看作是R1电压的反信号。由二极 管创建的或门后面即为反向器,因此构建了一个或非门。





图114 | 用于逻辑或功能的二极管。

图115 | 增加了FET开关,扩展了二极管的或功能。

如果开关二极管连接与图114相反,即如图116所示在节点S_{out}处具有公共阳极,则 至少一个输入具有接地电平时,R1处的电压为V_F。如果所有输入都提供逻辑高状 态,则信号S_{out}的电压也将提供逻辑高状态。所讨论的电路提供与功能。同样,可以 通过添加更多二极管来扩展该电路以获得更多输入。添加一个阈值电压高于V_F的FET 可提供开关各种负载的选项,如果该方法用作与非功能,则漏极信号具有清晰的低电 平。图117中的信号S_{out}然后可以用作进一步电路设计的适当控制信号。

如果多个控制信号必须同时存在正电 压,则通常使用与功能。可能有多个开 关保护系统的正常状态,例如,所有门 都关闭,并且一些电源电压可能是强制 性的,以实现进一步的操作。







图117 | 添加FET开关的二极管与功能。

二极管应用和用例

开关二极管通常用于轨对轨方法中的电压钳位。图118描述了这个解决方案。如果针 对接地电平的负电压浪涌脉冲进入系统,则低边二极管导通并将信号S1的电压钳位至 -V_F。对于正浪涌事件,一旦电压超过V_{CC}+V_F,上方的二极管就开始导通。通常, 大电容连接到电源线路上,在该示例中称为V_{CC},并且线路的阻抗通常很低,连接了 很多负载。因此,电压V_{CC}不会因为能量不高的ESD冲击而增加太多。如果预计会出现 更高能量的脉冲和持续时间较长的过压脉冲,则可以在电源的反方向添加一个齐纳或 TVS二极管。在图118中,TVS二极管显示为虚线连接,过压限制为V_{BR}+V_F。V_{BR}是 齐纳二极管的击穿电压、V_F是图118中上方开关二极管的正向压降。



图118 | 开关二极管用作输入保护。

以储能电容器和作为开关元件的二极管创建的电荷泵是开关二极管的另一个应用示例。在使用运算放大器的应用中,通常需要负电源电压以便将接地电平用作放大器的参考,而不是单电源设计中的电阻分压器。图119显示了电压逆变器。振荡器在GND电平和电压 V_1 之间切换。如果振荡器输出正电压 V_1 ,C1通过D1充电至 V_1 - V_F 。一旦电压源切换到GND,充电电容器的正极就会接地。通过这个开关事件,现在在电容器的负极处存在对地的负电压。二极管D1反向偏置且不导通。但D2正向偏置,因此C2充电,产生对GND负电压。在下一个振荡器周期,D2阻止C2放电,C1通过D1充电。 V_{OUT} 等于振荡器的反向正电压减去两个二极管的正向电压损耗,因此 V_{OUT} = V_1 -2× V_F 。

二极管应用和用例

二极管应用和用例

电容器的电容值必须足够高,以在V_{OUT}上实现最大纹波电压目标。这些值取决于开 关频率和最大负载电流。



图120描绘了一个可以使电源电压翻倍的电荷泵电路。电路中有直流电源 V_1 ,并假设振荡器在接地电平和正电压 V_1 之间切换。如果振荡器输出接地电平,C1充电到 V_1 - V_F 。C2也充电到 V_1 - $2 \times V_F$ 。振荡器切换到输出电压 V_1 后,充电后的C1负极将向上移动 V_1 ,因此电荷可以从C1流入C2,从而增加输出电压。

对于Vout有以下等式: Vout=2×V1-4×VFo

倍压电路可以通过增加级进行扩展,如果忽略二极管的正向电压损耗,输入电压就可以增加N倍。



图121显示了一个简单的电压峰值检测器。其中有一个由二极管D1整流的交流电源。C2充电至输入信号的正电压峰值减去 V_F 。该电路用作电压峰值检测器。通过放电电阻R1,C2再次放电,并且不会一直保持在曾经施加的最高电压。利用RC时间常数 $\tau = R1 \times C1$,可以实现C1的放电。选择一个明显高于输入信号中单个振荡持续时间T_{in}的时间常数,构建AM解调器。输入信号的幅度必须明显大于开关二极管的 V_F 。对于AM解调,载波信号不应低于或接近 V_F 。



图121 | 电压峰值检测器, AM解调器。

图121所示的简单电路存在一个缺点,可以通过图122所示的更复杂的方法解决。运算放大器的正输入连接到交流电源。输出连接到一个二极管,并从阴极侧直接耦合回负输入。然后C1充电至恰好为输入信号的正电压峰值。负极性输入电压允许运算放大器限幅在最大负输出电压。二极管阻断该电压,因此C1上的电压不受限制。



图122 | 精密电压峰值检测器。

7

7.5 自举二极管

开关二极管的另一个典型应用是自举电路,这是为半桥电路中的高边栅极驱动器供电 的常用方法。如图123所示的自举电路包括用于电压阻断的自举二极管D_{boot}、限流 电阻R_{boot}和用于储能的电容C_{boot}。它是低压和高压应用的隔离电源的低成本替代方 案。虽然一些用于半桥应用的集成电路已经包含一个集成二极管,但分立元件解决方 案几乎可用于任何半桥设计,从而赋予电路设计人员最大程度的自由度。



图123 | 为高边栅极驱动供电的半桥自举电路。

如图123所示,有两种主要状态。当低边(LS)晶体管T₂导通时,半桥的开关节点被拉 近地电位(GND),C_{boot}通过R_{boot}和D_{boot}由辅助电源电压V_{aux}充电。一旦低边FET关断 并且高边(HS)FET T₁导通,V_{sw}就会被拉至HV电源电压V_{DC}并且自举二极管将开始阻 断。在此状态下,高边栅极电路与电源轨分离,仅由自举电容器供电。

尽管自举电路仅包含三个元件,但仔细选择每个元件对于整个半桥的良好性能非常重要。以下部分旨在概述典型设计中,选择自举二极管时的考量因素。

截止电压

自举二极管必须针对与半桥FET相同的截止电压进行设计。它必须能够截止静态HV电源电压V_{DC}加上半桥电路运行期间的任何额外关断过冲。

动态与静态性能

必须仔细考虑动态开关和静态导通特性,并且在选择自举二极管时通常需要权衡取 舍。在开关频率高达几+kHz的较低频率设计中,快速现代二极管的动态特性通常足 够满足需求,可以选择具有低V_F和低漏电流的器件。然而,对于高频、快速开关应 用,必须选择具有低结电容C_j和最佳反向恢复特性(最小t_{rr}和Q_{rr})的小型二极管。 二极管上存储的电荷将在每个开关周期内导通和关断,并可能导致R_{boot}在高频时出 现相当大的损耗。在超高频设计中,自举二极管中的充电电流可能不会在低边FET T₂ 关断之前衰减到零,并将发生反向恢复。在此操作期间,额外的电荷Q_{rr}在关断期间 从高边电容器传回。这增加了所需的总充电电流,如图124中超快硅二极管和碳化硅 MPS(合并PIN肖特基 - 请参阅第1.6章)二极管之间的比较所示。此外,快速二极管 恢复会导致强烈的振铃,这可能会导致EMI问题,甚至会触发栅极驱动电路的UVLO 保护。由于这些原因,肖特基二极管可能是高频设计的不错选择,虽然它们的静态存 储电荷通常大于相同额定值的p(i)n二极管。



小二极管的一个缺点,电流能力较低,正向压降V_F较高。正向电压V_F直接影响高边 栅极驱动电压V_{Cboot}的幅度。如图123所示,C_{boot}在充电阶段通过R_{boot}和D_{boot}连接 到V_{aux},导致电压相等

$$V_{Cboot} = V_{aux} - V_F - R_{boot} \cdot i_{boot}$$

对于低频设计,充电时间常数 $\tau_{boot} = C_{boot} \cdot R_{boot}$,通常远低于低边晶体管T₂的传导时 间,只要电路不在非常小的占空比下运行即可。这允许i_{boot}衰减到0,并且V_{Cboot}将 主要取决于极低电流下二极管的正向压降。因此,在低压设计中,使用具有极低正向 压降的硅肖特基二极管可以确保高边栅极电源电压非常接近V_{aux}。相比之下,在高开 关频率和高电压设计中,V_{Cboot}可以远远低于V_{aux}。HV p(i)n二极管和SiC肖特基二极 管都表现出明显更高的正向压降,并且高频操作中的自举电流可能不会衰减到零,从 而导致R_{boot}上发生进一步压降。图125显示了400V转换器的LTSpice仿真结果,该转 换器使用三种不同的自举二极管模型以500kHz的高开关频率运行。可以看到,二极 管的正向特性直接影响高边电源电压V_{Cboot},进而可能影响HS FET的开关性能。图 125中自举二极管的放大导通和关断电流波形也显示了存储电荷对二极管的影响。1A 超快二极管具有最小的静电荷,但由于其较大的V_F压降,仍会导致最低的HS电源电 压。由于在这种情况下充电电流不会衰减到零,所以两个硅二极管都表现出反向恢 复。必须注意的是,大多数适用于LTSpice的二极管模型可能无法正确仿真反向恢 复,因此始终建议对这些超高频转换器设计进行测量。 7



图125 | 不同二极管类型在500kHz时的仿真波形(LTSpice), C_{boot}=1μF, R_{boot}=10Ω, V_{aux}=12V。

电流额定值

作为自举供电半桥启动例程的一部分,低边晶体管不断导通,为高边的自举电容器 C_{boot} 充电。自举二极管的电流峰值处理能力必须足以支持峰值为î_{boot} = ($V_{aux} - V_F$)/ R_{boot} 的第一个电流脉冲。

这在具有更大C_{boot}的低频设计中通常更具挑战性,因为峰值持续时间更长。在连续运行中,当只需要覆盖HSFET的驱动损耗时,电流要求通常要低很多倍。然而,也应仔细考虑稳态条件,例如,当高边的额外负载通过自举电源供电时。

7.6 硬开关DC-DC转换器拓扑概述

本节介绍硬开关拓扑的基本知识,并特别强调由此产生的二极管应力。此外,还特别 介绍了二极管技术对转换器总损耗的影响。DC-DC转换器应用的各种电压要求会影响 不同二极管技术的可用性。因此,本节的目的之一是在考虑不同的电压和应用要求 时,为选择最合适的二极管技术提供指导。

7.6.1 硬开关拓扑原理

电源转换器使用半导体的开关模式有效地将电能从一种形式转换为另一种形式。所有 转换器都遵循相同的原理,只有一些细微差别。下一节将基于这一事实解释硬开关拓 扑的基本原理,特别描述了二极管在这种环境中的运行。首先将使用最通用的拓扑结 构降压转换器详细描述开关模式中使用的功率二极管的基本原理。然后将这些相同的 原理应用于其他常见结构。同时,还将介绍和说明这些转换器拓扑的特殊性(尤其是 从二极管的角度)。

非隔离式异步降压转换器的示意图如图126所示。如图所示,它由用于稳定直流电压 的输入和输出电容器、功率电感器、功率晶体管和功率二极管组成。负载表示为欧姆 电阻,象征着将转换后的电能转化为另一种形式的能量,例如机械能或热能。



图126 | 降压转换器的示意图。

对于以下解释和波形,为简单起见需要做出一些假设:

1. 假设所有器件都是理想的:

- 没有损耗
- 没有寄生元件
- 具有无限陡峭度的理想开关转换
- 功率半导体的导通电阻和切入电压为零
- 功率半导体的关断电阻无限
- 无源元件具有纯线性行为

2. 转换器在稳态条件下运行。

- 3. 电容器具有有限的电容,但它们的值足够高,可以忽略它们的电压变化。
- 电感器具有有限电感,其电流除了直流偏置电流外还可以具有三角交流纹波 电流。
- 5. 使用固定的开关频率。从输入到输出的电压转换通过占空比控制。

在描述转换器的主要功能并展示功率二极管的特性后,将更详细地描述二极管在硬开 关DC-DC转换器应用中的非理想特性。

基于前面提到的简化,降压转换器通过周期性地导通和关断晶体管T将输入直流电压 V_{in}转换为较低的输出直流电压V_{OUT}。图127和图128描绘了晶体管导通和关断状态期 间的电流通路。图129显示了两种状态对应的理想化三角电感电流波形。在导通状态 下,能量储存在功率电感器的磁场中,导致线性上升的电流流过功率电感。一旦晶体 管关断,磁场中储存的能量就不会立即消失。结果,电流流过功率二极管提供的新通 路。这种操作称为"续流",该二极管通常称为"续流二极管",它通过功率电感器 和输出电容器中存储的能量来维持负载的能量供应,从而导致电感器电流线性下降和 存储的磁能下降。通过这种方式,能量从输入端传输到功率电感器,并在导通状态期 间存储在其磁场中,然后在续流期间将这一特定数量的能量从磁场传输到负载。这个 过程周期性地发生,为负载提供连续的电源。



图127 | 晶体管处于导通状态,二极管处于关断状态。



图128 | 晶体管处于关断状态,二极管处于导通状态。

无论转换器的负载条件以及功率电感器磁场中存储的能量大小如何,波形始终保持三角形,如图129所示,但电感器电流可能具有零电流相位。操作模式可以分为三种。 首先,电感器电流在开关期间可以连续不为零。其次,电流可以在该周期结束时立即 达到零。第三,它可以在开关周期结束之前的续流阶段达到零。这三种模式分别称为 连续传导模式(CCM)、临界传导模式(BCM)和断续传导模式(DCM),如图130所示。

CCM、BCM和DCM会影响二极管的损耗分布。下文将为降压转换器及其他常见拓扑 解释这些损耗。







图130 | 连续电流模式(CCM)、临界传导模式(BCM)和断续传导模式(DCM)条件下降压转换器中的二极 管电流和电压波形。

7.6.2 CCM、BCM和DCM下的二极管功率损耗

所描绘的电感器三角形电流波形假设降压转换器中的元件是无损耗。在现实中,电源 转换器显然不是无损耗的。然而,在大多数使用有损电感器的现实设计中,这种三角 波形假设仍然成立。原因是每个周期存储的磁能量通常比每个周期的能量损失高很 多。因此,与磁场中储存的能量相比,只有少量的能量损失可以忽略不计。在实际应 用中,真实的电感器波形遵循指数函数,但显示为三角波形,因为它的时间常数远高 于转换器的开关周期。因此,可以使用无损三角波形来描述二极管中的损耗机制。

二极管的传导损耗

从图131中的二极管电流可以看出,二极管电流由直流部分和交流部分组成。这意味 着根据二极管的I-V曲线(参见图132),在二极管传导阶段的每个时刻,二极管中的 瞬时功率损耗都是不同的。

总传导损耗可以表示为转换器运行期间瞬时功耗的平均值:

$P_c = \frac{1}{T} \int_0^T P_c(t) \cdot dt = \frac{1}{T} \int_0^T i_d(t) \cdot v_F(id(t), T_j) \cdot dt$

T是一个开关周期的持续时间。通常,二极管I-V曲线的非线性特性禁止求解该方程。 特别是,损耗对结温T_i的反馈影响有损耗二极管的I-V曲线,导致复杂的非线性方程。 因此,必须考虑从结到环境的完整热通路。P_c的传导损耗方程必须迭代求解,或者使 用数值方法或模拟求解。

但是,为了从分析角度估计损耗,预期的最坏情况应该用于第一次初始计算。这意味 着除了充分了解转换器的运行条件外,还需要以下假设:

- 给定和固定的最坏情况环境温度Ta(max)
- 从结到环境的最大热阻
- 所选二极管的最坏情况I-V曲线
- 了解二极管的开关损耗和阻断损耗



图131 | CCM、BCM、DCM下的二极管电流波形。



图132 | SiC二极管PSC1065K在不同结温下的I-V曲线。

通过使用差分电阻r_d和切入电压V_{F0}简化和表达二极管的相应I-V曲线特性,可以执行 分析性最坏情况传导损耗估计。通过此分析和转换器的实际三角形直流偏置二极管电 流波形,二极管传导损耗的复杂方程可简化为:

$$P_c = \frac{1}{T} \int_0^T P_c(t) \cdot dt = \frac{1}{T} \int_0^T i_d(t) \cdot v_F(id(t), T_j) \cdot dt \sim V_{F0}(T_j) \times I_{d(avg)} + r_d(T_j) \times (I_{d(rms)})^2$$

其中Id(avq)等于平均值,Id(rms)是二极管波形的均方根值。

如果计算得出的最坏情况传导损耗与开关损耗和阻断损耗的和小于该器件可以通过给 定热阻耗散的最大功率,则二极管将在稳定条件下运行。此外,计算得出的损耗可用 于估算相应的结温,该结温将低于最初假设的最坏情况结温。作为下一个迭代步骤, 为了提高计算的准确性,可以使用对应于计算结温的I-V曲线来代替最坏情况下的I-V 曲线。这样,新计算的传导损耗将更低、更准确。

二极管的阻断损耗

二极管功率损耗的这一要素仅发生在阻断操作期间。如图130所示,在阻断操作期间,可以假定关断状态电压V_{off}为恒定值。因此,在阻断阶段,二极管以关断状态电压V_{off}永久地反向偏置。反向操作期间,每种二极管技术的缺陷都会导致小的漏电流 i_{leakage}。该漏电流的实际大小取决于施加的负反向电压和相关的结温。由此,相关联 的二极管漏电流与关断状态电压一起产生损耗。尽管由于关断状态电压高而使漏电流 相对较小,但根据所选的二极管技术,由此产生的损耗也可能很大。该损耗部分称为 阻断损失,可描述为:

$$\begin{split} P_b = \frac{1}{T} \int_0^T P_b(t) \cdot dt &= \frac{1}{T} \int_0^T V_r \cdot i_{leakage}(V_{off} T_j) \cdot dt = \\ V_{off} \times i_{leakage}(V_{off} T_j) \times (1 - \delta) \end{split}$$

δ是转换器的占空比。很显然,阻断损耗方程取决于阻断操作期间的关断状态电压、漏电流(作为所施加反向偏置V_{off}和实际结温的函数)以及转换器的占空比。因此, 该方程是非线性的,这是由漏电流相对于结温和所施加的关断状态电压的复杂非线性 特性引起的。此外,还需要该损耗对结温的反馈以及从结到散热器的热通路。该损耗 部分只能通过使用迭代步骤或数值求解方法来准确计算。 为了估计损耗,可以使用与传导损耗估计方法类似的方法。为此,初始计算使用最坏 情况下的漏电流。此外,接受以下假设:

- 给定和固定的最坏情况环境温度Ta(max)
- 从结到环境的最大热阻
- 所用二极管的最坏情况I-V曲线
- 了解二极管的开关损耗和传导损耗

通过使用通常在最高结温下出现的最坏情况下的漏电流,可以使用上述等式计算相关 的最坏情况下的阻断损耗。如果器件通过其热电阻消耗的功率大于产生的总功耗(包 括传导损耗、开关损耗和计算的最坏情况阻断损耗),则二极管可以在稳态条件下运 行。此外,可以计算相关的结温(假定最坏情况漏电流)用于下一次迭代计算。然后 可以使用计算出的结温来确定实际有效漏电流,该电流将低于最坏情况下的漏电流。

根据上面的等式重复计算阻断损耗,并使用新计算的漏电流(而不是最坏情况下的漏 电流)计算出的阻断损耗将更准确,也比初始近似值更低。通过连续重复这个迭代过 程(重新计算的阻断损耗、相应的结温和新确定的二极管相应反向静态特性),最终 得出的估计准确性将会提高,并且迭代步骤最终会趋于一致。

在拓扑结构配备硅PN二极管或SiC二极管的大多数开关模式应用中,发生的阻断损耗 非常低,在总功耗计算中通常可以忽略不计。然而,对于硅基肖特基二极管技术,漏 电流和相关的阻断损耗可能会成为一个重要因素,特别是对于低V_F类型(低肖特基 势垒);因此必须考虑这些损耗。

二极管的开关损耗

二极管从关断状态到导通状态的转换并不理想,反之亦然。图133显示了两个转换阶段,即二极管导通和二极管关断,作为电感器电流阶段的一部分。I→II阶段描述二极管导通,II→I阶段描述二极管关断。在这些转换过程中,二极管经历的损耗既不是静态导通状态损耗也不是静态关断状态损耗。

该损耗部分称为开关损耗、动态损耗或恢复损耗,可区分为正向恢复损耗或反向恢复 损耗。如图134所示,所有元件,甚至是换向单元的寄生元件,都会增加二极管的损 耗,但为了简单起见,本文将不对此进行讨论。

不同二极管技术的开关特性请参考第1章。





图134 | 换向、状态转换阶段。

7

二极管的正向恢复损耗

正向恢复发生在二极管从最初反向偏置的关断状态到导通状态的导通转换期间。在 dv/dt电压转换之后和di/dt导通斜坡期间,二极管上的瞬态正向压降比相关的静态I-V 曲线更高。因此,根据静态I-V曲线,这种瞬态正向过压会导致超出预期的额外损 耗。这是由二极管最初的低电导率引起的,需要一定的时间才能达到其较高的最终电 导率。通过捕获二极管正向和正向电压波形,可以通过对瞬时功耗进行积分来计算相 关的正向恢复能耗:

$$E_{on} = \int_{t_0}^{t_0 + t_{fr}} i_d(t) \cdot v_F(t, T_j) \cdot dt$$

瞬时能耗的积分通常涵盖从di/dt斜坡(t0)开始到正向过压回落到稳态值约110%的时间段(t0+tfr,tfr是正向恢复时间)。

相应的功耗计算可以用正向恢复能耗乘以电源转换器的开关频率:

$$P_{on} = E_{on} \times f_{sw}$$

正向恢复特性不是固定的二极管特定行为;它受几个参数的影响,这些参数反过来会 改变损耗。过压量和正向恢复损耗量取决于几个特定于二极管的设计参数,本应用相 关部分并未讨论这些参数。但是有一些参数确实与应用相关并影响正向恢复特性:

- di/dt转换速率
- 导通电流(二极管导通后)
- 施加的反向电压(在导通事件之前)
- 环境温度

然而,与反向恢复损耗(将在下一节中说明)相比,该损耗部分较低,在二极管的整 体总功耗计算中通常可以忽略不计。然而,在某些特定应用的情况下,正向恢复损耗 可能在硬开关转换器拓扑中具有相关性。

在图131中,显示了三种不同的操作模式。对于CCM,反向恢复和传导损耗都将主导 损耗分布,因此正向恢复是次要问题。与连续传导模式相比,在临界和断续传导模式 下,二极管在零电流条件下关断将导致准无损耗、无反向恢复的关断。然而,二极管 在这些工作模式下仍然表现出硬导通,进而导致正向恢复损耗。在BCM和DCM模式 下,正向恢复可能与精确的功耗计算相关的一种特殊情况是转换器的低负载条件以及 导通期间的高开关频率和快速转换速率。

反向恢复损耗

与正向恢复相反,当二极管必须从正向传导状态变为反向偏置关断状态或阻断状态时,就会发生反向恢复。关断转换以有限的di/dt转换速率发生,如第1章中的图15所示。当经过一定时间(图15中的t₂)后,关断电流达到零交叉点时,仍在二极管内的存储电荷可防止二极管阻断。相反,二极管两端的电压几乎保持在零。为了从器件中去除这些电荷,会有一个显著的反向电流流过沟道。根据所选的二极管技术,此电荷包含纯电容电荷(肖特基),或由于少数载流子而包含电容电荷和存储电荷。如果结中存储少数载流子(PN二极管),与肖特基二极管等基于纯电容电荷的器件相比, 二极管再次阻断所需的时间相对较长。这是因为存储的电荷载流子必须在结中重新组合。请参考图35,比较SiC二极管的真正电容关断与硅恢复二极管的双极关断。

相关的关断能量可以通过在图15中给定的限值范围内对瞬时功率进行积分来计算, 其中t₂是电流的第一个零交叉点,t₄是电流的第二个零交叉点:

 $E_{off} = \int_{t_0}^{t_4} i_d(t) \cdot v_D(t) \cdot dt - E_c$
可以从捕获的二极管电流和电压波形计算瞬时功率。为了不计算错误和曲解结果,必须减去存储的电容能量E_c的无损量。

精确计算是一项复杂的任务,需要对反向恢复波形进行多次测量。但预期损耗的初步 粗略估计通过以下公式计算:

$$E_{off} = Q_{rr} \times V_{r(off)}$$

Qrr是数据手册中指定的存储电荷,Vr(off)是应用中的关断状态电压。尽管所有硬开关 DC-DC转换器的电感器波形都相似,但根据所选技术,二极管的关断状态电压Vr(off) 会受到不同的应力。因此,下一节将介绍广泛使用的转换器拓扑结构的特殊性,以便 应用工程师可以考虑他们的损耗估算和二极管选择。

7.7 拓扑结构

本节介绍最常见的DC-DC转换器拓扑结构。所有这些拓扑都遵循第6.6.1节中描述的 硬开关原理。此外,所有拓扑的损耗计算也始终相似,并且已在第6.6.2节中进行了 描述。因此,本节将仅讨论拓扑的个别特性及其对损耗的影响。

7.7.1 降压转换器

降压转换器是一种利用功率半导体的开关模式将直流输入电压转换为较低值的直流输 出电压的系统。图126给出了异步降压转换器的非隔离式拓扑的示意图。如上一节 6.6.1所述和图130所示,二极管必须阻断输入电压V_{in}(瞬态过压除外)。因此,在 选择二极管时,必须考虑最高预期平均电流和RMS二极管电流,以及最高输入电压, 以获得适当的电流和电压额定值。

传导损耗计算可按照第6.6.2.1节中的描述使用。此计算对于所有转换器普遍适用, 因此无需进行调整。另一方面,剩余的损耗部分、阻断损耗和正向以及反向恢复损 耗受所选拓扑的影响。对于降压转换器中的阻断损耗估算,二极管两端的最大反向 电压V_{r,max}等于最大直流输入电压V_{in,max}。需要考虑该电压下的相关漏电流。关于正 向和反向恢复损耗,需要在最坏情况下的工作条件(最高结温、最高预期换向速度 和最大输入电压下的最高正向电流)下进行测量,以估计二极管在降压转换器中必 须处理的最高损耗。如果BCM或DCM是唯一的工作模式,则反向恢复损耗通常可以 忽略不计。

7

7.7.2 升压转换器

与降压转换器相反,升压转换器将较低的直流输入电压提升至较高的直流输出电压。升压转换器拓扑的原理图如图135所示。排除二极管关断转换期间的瞬态过压,与降压相比,二极管必须阻断和承受直流输出电压,而不是直流输入电压(参见图136)。







图136 | 连续电流模式(CCM)、临界传导模式(BCM)和断续传导模式(DCM)条件下升压转换器中的二极 管电流和电压波形。

二极管应用和用例

在选择合适的二极管阻断电压能力以及计算功耗时,都必须考虑与输出电压相关的阻 断电压应力。

对于阻断电压能力,必须考虑升压转换器中可能的最高电压转换率,以便选择正确的 二极管。要计算阻断损耗,必须使用反向和正向恢复损耗以及最大输出直流电压(而 不是输入电压)。这是与降压转换器的主要区别,尤其是在假设输入直流母线电压 V_{in}固定时。这意味着对于二极管两端的最大反向电压V_{r(max}),V_{r(max})=V_{OUT(max})。 因此,转换器最高输出电压下的相应二极管漏电流必须用于准确估计阻断损耗。这意 味着,与降压转换器相比,转换器在选定的占空比下运行,并在给定的固定直流输入 电压下产生直流输出电压,直接影响续流二极管能够承受的电压应力。

对于正向和反向恢复损耗计算,结温、换向速度和正向电流等函数对恢复损耗的影响 与降压转换器中的相同。然而,输入电压对于给定二极管正向电流下的恢复损耗计算 并不重要。恢复特性和损耗随产生的直流输出电压而变化,言外之意,取决于占空 比和转换器工作模式。特别是在CCM条件下,反向恢复对损耗分布有重大影响。而 在其他情况下,由于二极管的零电流关断转换(零电流开关),损耗几乎可以忽略 不计。

7.7.3 降压升压转换器

降压升压转换器集合了降压和升压转换器的特性。降压升压能够根据所选占空比将输入直流电压转换为更高、相等或更低的直流输出电压V_{OUT}。降压升压转换器的拓扑如图137所示。



图137 | 降压升压转换器的示意图。

构成降压升压转换器的元件数量与降压和升压转换器相同。但是布局不同。从图137 中可以看出,功率电感器位于功率半导体的中间。因此,相应的能量传输会导致与直 流输入电压方向相反的直流输出电压。



图138 | 连续电流模式(CCM)、临界传导模式(BCM)和断续传导模式(DCM)条件下降压升压转换器中的 二极管电流和电压波形。

降压升压转换器对应的电流和电压波形如图138所示。如前所述,所有转换器都遵循 硬开关原理,即始终产生相同的三角波形,而与实际拓扑无关。然而,二极管上的电 压阻断应力取决于拓扑结构。这种特定拓扑结构中的二极管必须阻断和承受直流输入 电压和转换后的直流输出电压(布局反向特性的直接结果)的总和。就此而言,降压 升压转换器中的二极管损耗受固定直流输入电压和直流输出电压的影响,后者也是占 空比的结果。因此,二极管两端的最大反向电压为:V_{r(max)}=V_{in(max)}+V_{OUT(max)}。因 此,选择二极管时必须考虑最大直流输入电压下的最大预期输出电压。恢复损耗也取 决于这两个电压的总和。恢复损耗计算的所有其他方面保持不变。

7.7.4 反激式转换器

反激式转换器是一种DC-DC转换器,其工作模式与降压升压转换器非常相似,只是它 在直流输入和直流输出电压之间提供电流隔离。反激式拓扑从降压升压转换器衍生而 来,为简单起见,本文中未显示该拓扑。电流隔离是通过使用耦合电感器(而不是功 率电感器)实现的,该电感器有两个共享同一磁芯的绕组。原理图如图139所示。

与变压器相反,这种耦合电感器的原理是在晶体管导通阶段存储磁能。该存储磁能最 终转移到次级侧,因此工作模式遵循硬开关原理,如前所述。与前面提到的转换器相 比,初级和次级侧绕组之间的匝数比提供了在给定直流输入电压下调整直流输出电压 的另一个机会。匝数比"a"(此处定义为次级侧绕组与初级侧绕组之比♪))也会影 响次级侧电流的大小。在前面提到的所有其他转换器中,二极管在二极管阶段开始时 必须承载的电流大小等于晶体管传导阶段结束时的最大晶体管电流(参见图129)。 根据匝数比"a",最大峰值晶体管电流和二极管电流可能不同。次级侧和初级侧都 通过磁芯的磁通量耦合,因此初级侧和次级侧电感器电流与匝数比"a"成反比。如 图140所示,次级侧电感器电流和二极管电流相同,峰值与晶体管峰值成反比,因此 与初级电流峰值成反比。



图139 | 反激式转换器示意图。



图140 | 连续电流模式(CCM)、临界传导模式(BCM)和断续传导模式(DCM)条件下反激式转换器中的二极管电流和电压波形。

为了选择正确的二极管,必须考虑耦合电感器的匝数比"a"。该参数会影响阻断电 压能力以及额定电流。

为了选择正确的二极管,必须考虑耦合电感器的匝数比"a"。该参数会影响阻断电 压能力以及额定电流。

不包括瞬态过压的二极管的最大关断状态电压等于直流输出和直流输入电压之和乘以 匝数比。因此,在所有可能的转换器情境下,必须考虑V_{r(max)}=a×V_{in(max)}+V_{OUT(max)} ("a"定义为次级侧绕组与初级侧绕组之比№)。对于依赖于所选工作模式 (CCM、BCM和DCM)的阻断和恢复损耗,必须考虑匝数比的额外相关性。另一方 面,二极管电流与匝数比"a"成反比。这意味着,特别是在低匝数比下,次级侧电 感器电流和二极管电流可能会大幅增加。在针对所选二极管技术估算传导损耗估算和 选择二极管时,也必须考虑这一点。





分立二极管仍然是电子系统中非常重要和基本的元件。它们的电气和热特性以及可靠 性对整个电子系统的整体性能和稳健性具有决定性作用。

二极管技术有许多种类,并采用不同的封装和外形。本手册总结了市场上现有的产品 类别并讨论了它们的器件结构。有趣的是,分立二极管仍有新的发展。具体来说,我 们应关注Nexperia新开发的SiGe二极管技术。

本手册中将电流相对于裸片尺寸进行标准化,以便对不同技术进行公平比较。本手册讨论和比较了二极管的静态和动态特性。

我们单独编写了一个部分,专门介绍基于碳化硅的新型肖特基二极管和SiC二极管带 来的优势,并与硅二极管进行了比较。

二极管封装的作用不亚于封装内的半导体元件。因此介绍了分立二极管的不同封装样 式。二极管的相关热特性在单独的章节中进行了讨论。需要特别注意的是称为热失控 的二极管现象,这种现象经常被设计工程师忽视,并可能导致系统故障。

由于二极管还用于关键基础设施和汽车电子产品,因此本书有一个章节也涉及了 Nexperia为验证和发布二极管而进行的压力测试。

最后同样重要的是,本手册的最后一章讨论了重要的二极管应用。其中,应该特别注 意开关模式转换器中损耗的一般考量。

如有任何疑问和建议,请随时与我们联系。

www.nexperia.com/about/worldwide-locations/sales-offices



BCM 临界传导模式	-	木江井泣了沈庄
	— N	半征報加丁水反 初如侧弦如
CCM 连续由这档式	IN _p	<u>勿</u> 奴侧统组 次仍侧线组
	IN _S	<u> </u>
Cd 二似官司王屯谷		
	PB	阻断损耗
DCM 断续传导模式	P _C	传导损耗
di/dt 电流边沿陡峭度/斜坡梯度	P _{diss}	耗散的功率
D _n 扩散系数	Pgenerated	反向漏电流产生的自热
	P _{load}	直流传导损耗
FED 早期生効素	Pon	正向恢复损耗
	P _{R(AV)}	平均反向功耗
	P _{tot}	总功耗
Lon 工间恢复能代		
		基本电荷
f _{sw} 开关频率	0,,,	反向恢复电荷
H3TRB 高湿/高温反向偏压		
HAST 高加速应力测试–偏压		
HTOL 高温工作寿命		
HTRB 高温反向偏压		
i		
	ī	
	1	
IOL 旧歇运行寿命		
I _R 反问电流		
I _{RM} 反问恢复电流峰值		
I _{RMS} 止同电流的均方根		
I _Z 齐纳电流		
MPS 合并PIN肖特基		
MSL 潮湿敏感度等级		

缩写词

rdif R _T R _{th(j-a)} R _{th(j-c)} R _{th(j-mb)} R _{th(j-sp)} R _{th(j-top)} R _{th(sp-a)}	差分电阻 标准化热阻与封装尺寸有关 结到环境的热阻 结到外壳的热阻 结到贴装基底的热阻 结到焊点的热阻(通常是阴 极通路) 结到顶部的热阻 焊点到环境的热阻	V _{Cboot} V _{drift} V _F V _{FRM} V _{ms} V _{pn} V _R V _Z	高边电源电压自举电容两端 的电压 源移层两端的正向压降 正向压降 正向恢复电压峰值 金属半导体界面上的正向压降 pn结两端的正向压降 反向电压 齐纳电压
SF _{rr} SiC	软度系数 碳化硅	Y _{th(j-top)}	结到顶部的热系数
SiGe SOA	SiGe 锗化硅 SOA 安全工作区	Z _{th(x-y)}	x点和y点之间的热阻抗
5 _Z	介纳电压的热杀致 	δ	占空比
$\begin{array}{l} T_{amb} \\ T_c \\ TC \\ Tj \\ T_{jmax} \\ t_p \\ t_{rr} \\ TS \\ T_{stg} \end{array}$	环境温度 外壳温度 温度周期变化 结温 规定的最大结温 脉冲宽度 反向恢复时间 温度骤变 存储温度	ФВ	势垒高度
UHAST	高加速应力测试		



定义

初稿 — 本文仅为初稿版本。内容仍在内部审查,尚未正式批准,可能会有进一步修 改或补充。Nexperia对此处所含信息的准确性或完整性不做任何说明或保证,并对因 使用此信息而带来的后果不承担任何责任。

免责声明

有限保证和责任—本文档中的信息据信是准确和可靠的。但是,Nexperia对此处所 含信息的准确性或完整性不做任何明示或暗示的声明或保证,并对因使用此信息而带 来的后果不承担任何责任。若文中信息并非来自Nexperia,则Nexperia对该信息的内 容概不负责。

在任何情况下,对于任何间接性、意外性、惩罚性、特殊性或后果性损害(包括但不限于利润损失、积蓄损失、业务中断、因拆卸或更换任何产品而产生的开支或返工费用),无论此等损害是否基于侵权行为(包括过失)、保证、违约或任何其他法理,Nexperia均不承担任何责任。

对于因任何原因给客户带来的任何损害,Nexperia对本文所述产品的总计责任和累积 责任仅限于Nexperia*商业销售条款和条件*所规定的范围。

修改权—Nexperia有权随时修改本文档所发布的信息,包括但不限于规格和产品描述,恕不另行通知。本文档将取代并替换之前就此提供的所有信息。

适用性—Nexperia产品并非设计、授权或担保适合用于生命维持、生命攸关或安全 关键型系统或器件,亦非设计、授权或担保适合用于在Nexperia产品失效或故障时可 导致人员受伤、死亡或严重财产损失或环境损害的应用。Nxperia及其供应商对在此 类器件或应用中加入和/或使用Nexperia产品不承担任何责任,客户需自行承担因加 入和/或使用Nexperia产品而带来的风险。 **应用** – 本文档所载任何产品的应用只用于例证目的。此类应用若未进一步测试或修改用于特定用途,Nexperia对其适用性不做任何声明或保证。

客户负责自行使用Nexperia产品进行设计和应用,对于应用或客户产品设计, Nexperia均无义务提供任何协助。客户须自行负责检验Nexperia的产品是否适用于客 户的规划应用和产品,以及是否适用于其第三方客户的规划应用和使用。客户应提供 适当的设计和操作安全保障措施,以最大限度降低与应用和产品相关的风险。

对于因客户的应用或产品的任何缺陷或故障,或者客户的第三方客户的应用或使用导致的任何故障、损害、费用或问题,Nexperia均不承担任何责任。客户负责对使用 Nexperia产品的应用和产品执行所有必要的测试,以避免这些应用和产品或者客户的 第三方客户的应用或使用存在任何缺陷。Nexperia不承担与此相关的任何责任。

出口管制—本文档以及此处所描述的产品可能受出口法规的管制。出口可能需要事 先经主管部门批准。

翻译 — 非英文(翻译)版文档仅供参考。如果翻译版与英文版之间存在任何差异, 以英文版为准。

商标

注意:所有引用的品牌、产品名称、服务名称以及商标均为其各自所有者的资产。

nexperia

更多详情,请访问:

www.nexperia.com

如需获取销售办事处地址, 请查看: www.nexperia.com/about/worldwidelocations/sales-offices.html

二极管应用手册 基础知识、特性、应用 设计工程师指南

版权所有©Nexperia UK Ltd. 2022年5月

www.nexperia.com

ISBN 978-0-9934854-9-7

保留所有权利。 未经作者事先书面许可,不得以任何形式或通过 任何方式复制或分发本出版物的任何内容。